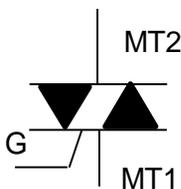
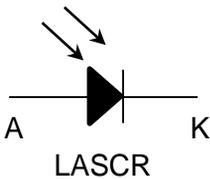
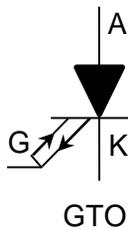
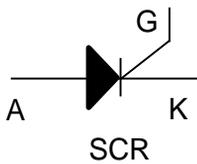


Unidad II

DISPOSITIVOS SEMICONDUCTORES DE POTENCIA

DISPOSITIVOS SEMICONDUCTORES

2.1 CLASIFICACIÓN



tiristores

La electrónica de potencia utiliza los dispositivos semiconductores como interruptores, operando en un estado de alta impedancia (bloqueo) y en otro de baja impedancia (conducción).

Se clasifican de acuerdo a su naturaleza constructiva en:

diodos, transistores, tiristores e híbridos entre tecnologías de transistor BJT con MOSFET, y tecnología transistor-tiristor

Los dispositivos bipolares pueden ser:

de dos capas (diodo), tres capas (BJT) o cuatro capas (SCR).

El dispositivo unipolar más utilizado es el MOSFET canal N. Aventura al dispositivo bipolar, porque no presenta el fenómeno de recuperación inversa

Según el tipo de control se clasifican en :

Dispositivos controlados por voltaje (diodo).

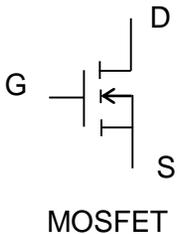
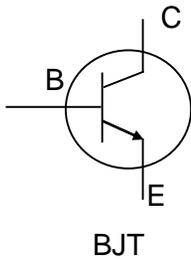
Dispositivos controlados a la conducción por un pulso de corriente (SCR, TRIAC) o un pulso luminoso (LASCR).

Dispositivos controlados a la conducción y al bloqueo por un pulso de corriente (GTO).

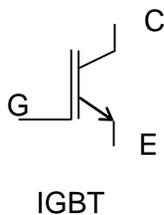
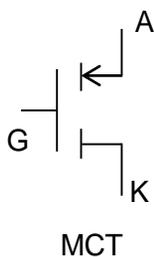
Dispositivo controlado a la conducción y al bloqueo por un pulso de voltaje(MCT).

Fig 2.01 . Símbolos de los dispositivos semiconductores.

2.1 CLASIFICACIÓN



transistores



Híbridos

Dispositivos controlados a la conducción por un pulso de voltaje negativo, y al bloqueo por un pulso de voltaje positivo (mos controlled thyristor - MCT).

El MCT es un dispositivo híbrido conformado por un SCR y dos MOSFET (fig. 2.01d). Su aplicación se ha limitado debido a la competencia del MOSFET

Dispositivos controlados a la conducción y al bloqueo ,por una señal continua de corriente (BJT) o de voltaje (MOSFET-IGBT).

El IGBT (insulated gate bipolar transistor) es un dispositivo híbrido de tecnología BJT y MOSFET.

Los tiristores (SCR, GTO-TRIAC, LASCR) tienen capacidad para soportar voltajes bipolares, y los transistores soportan voltaje unipolar.

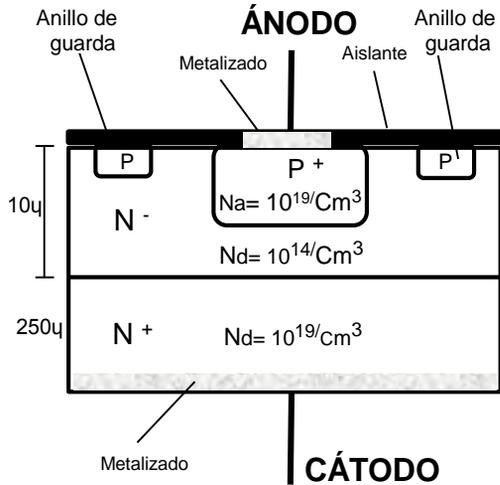
Solamente el TRIAC, tiene capacidad para controlar corriente bidireccional y soportar voltaje bipolar

Debido a problemas como el de la segunda ruptura, y al fenómeno de recuperación inversa, el BJT no se utiliza en los nuevos SEP, y se sustituyen en bajo voltaje por MOSFET y en voltajes más altos por IGBT

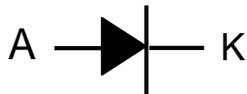
Fig. 2.01. Símbolos de los semiconductores.

2.2 DIODO DE POTENCIA

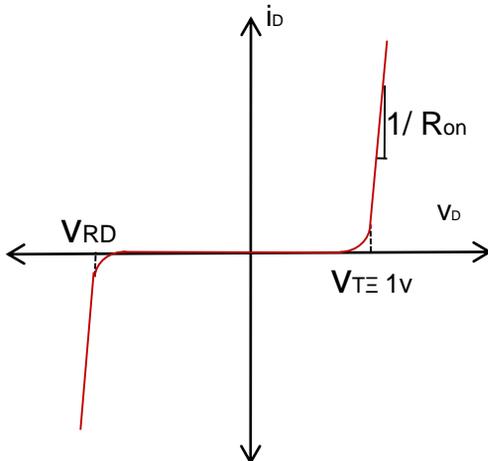
2.2.1 GENERALIDADES



a) Estructura física



b) Símbolo.



c) Característica v-i

Fig. 2.02. Diodo de potencia.

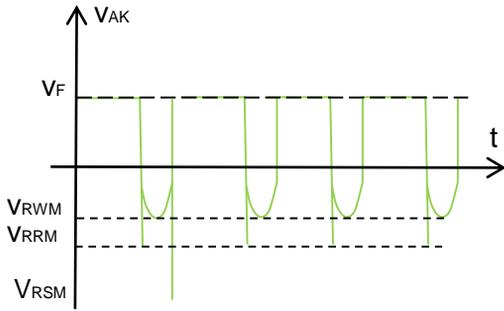
Se diferencia del diodo de pequeña señal, en el bajo dopado y gran profundidad de la región N, lo que permite tener un alto valor de voltaje de ruptura inversa del orden de KV, y gran capacidad de corriente, del orden de cientos de amperios, pero con mayor caída de voltaje, y mayor tiempo de conmutación de conducción a bloqueo (tiempo de recuperación inversa = t_{rr}).

Con polarización directa, el diodo comienza a conducir después del voltaje umbral ($\approx 1V$) y la corriente se rige por un modelo lineal y no exponencial, como en el diodo de señal. El límite operativo en régimen permanente con polarización inversa, es el voltaje inverso de ruptura (V_{RRM})

Se clasifican en :

diodos de uso general ($t_{rr} \approx 25\mu s$, $I_f < 1000A$, $50V < V_{RRM} < 5kV$); diodos de recuperación rápida ($t_{rr} \approx 5\mu s$, $I_f < 100A$, $50V < V_r < 3kV$); diodos Schottky ($V_r < 100V$, $10A < I_f < 300A$), alta velocidad de conmutación.

2.2.2 CARACTERÍSTICAS NOMINALES



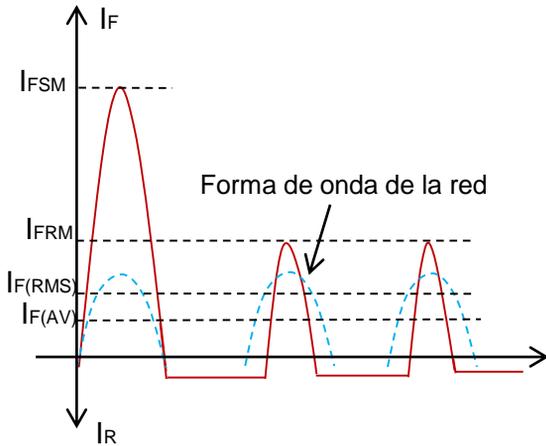
a) Valores típicos de voltaje

V_{RWM} = Voltaje inverso máximo de trabajo

V_{RRM} = Voltaje inverso máximo repetitivo

V_{RSM} = Voltaje inverso máximo no repetitivo

V_F = Caída de voltaje con polarización directa



b) Valores típicos de corriente

I_F = Corriente con polarización directa

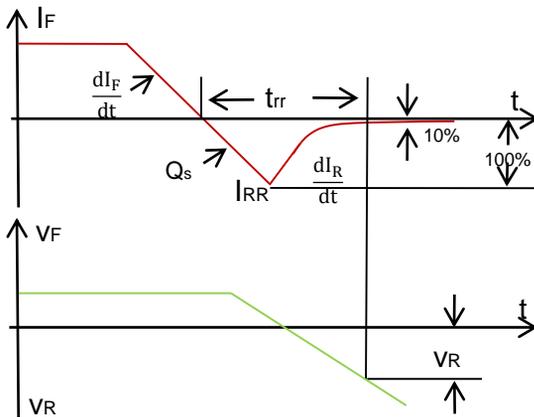
$I_{F(AV)}$ = Corriente media directa

$I_{F(RMS)}$ = Corriente eficaz directa

I_{FRM} = Corriente máxima repetitiva

I_{FSM} = Corriente máxima no repetitiva

I_{RR} = Corriente inversa máxima



c) Fenómeno de recuperación inversa.

Fig. 2.03 Parámetros del diodo

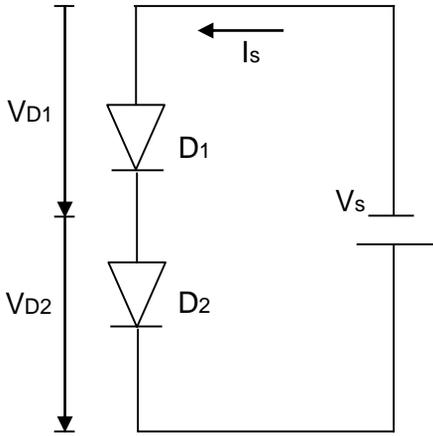
Cuando se invierte súbitamente la polaridad de un diodo, éste continúa conduciendo debido al movimiento de portadores minoritarios, hasta que desaparecen por acción de la difusión y recombinación.

t_{rr} = tiempo de recuperación inversa

t_{rr} = tiempo desde el instante en que i pasa por cero, hasta que alcanza el 10% del valor inverso máximo

$$Q_s \approx \frac{1}{2} t_{rr} I_{RR} \quad (2.01)$$

2.2.3 CONEXIÓN SERIE DE LOS DIODOS

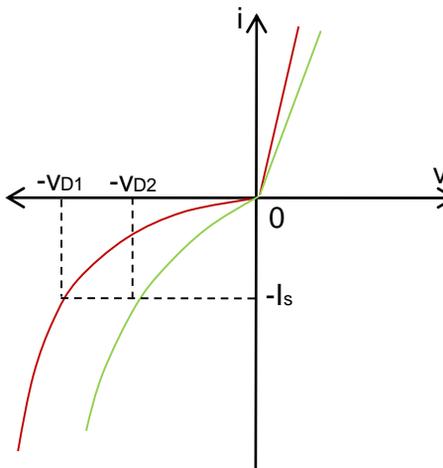


Si el voltaje de la fuente (V_s) es superior al voltaje inverso máximo repetitivo del diodo (V_{RRM}), se deben conectar en serie varios diodos (n)

$$n \geq \frac{V_s}{\alpha V_{RRM}} \quad (2.02)$$

$0.8 \leq \alpha \leq 1.0$ (Factor de seguridad)

a) Circuito



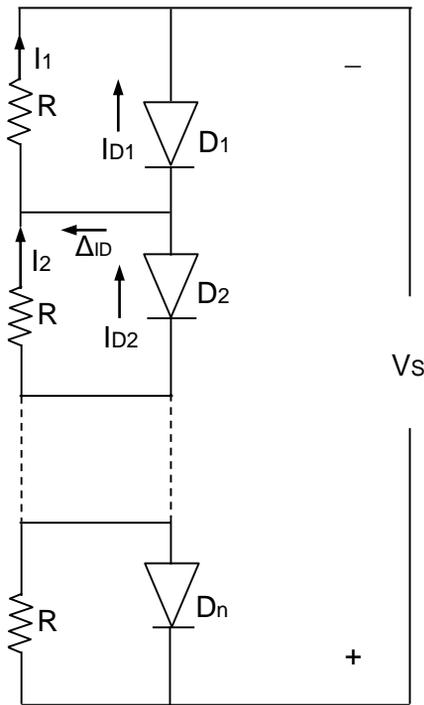
Debido a las tolerancias del proceso de fabricación, las características v-i de un grupo de diodos, presenta con polarización inversa diferentes corrientes de fuga, comprendidas dentro de un valor mínimo y uno máximo, y con polarización directa diferentes caídas de voltaje de conducción

b) Característica v-i

El diodo D_1 de menor corriente inversa, soporta el mayor voltaje inverso $-V_{D1}$ (fig. 2.04b) y se reduce su vida útil esperada. **Para equilibrar en régimen permanente los voltajes inversos, se conectan resistores en paralelo con los diodos. Para régimen transitorio se conecta una red R-C, para equilibrar los voltajes durante el proceso de apagado**

Fig. 2.04 Conexión serie de diodos

2.2.3.1 CÁLCULO DEL RESISTOR



D_1 = diodo de menor corriente inversa

$D_2=D_3=D_4\dots =D_n$ =diodo de mayor corriente inversa

$$I_{D1} < I_{D2} = I_{D3} = I_{Dn}$$

V_{D1} =voltaje de bloqueo(inverso) máximo permitido.

$$\Delta I_D = I_{D2} - I_{D1} = I_1 - I_2$$

$$V_s = V_{D1} + V_{D2} + \dots + V_{Dn}$$

$$V_s = V_{D1} + (n - 1)V_{D2}$$

$$V_s = V + (n - 1)I_2R$$

$$V_s = V + (n - 1)(I_1 - \Delta I_D)R$$

$$V_s = nV_{D1} - (n - 1)\Delta I_D R$$

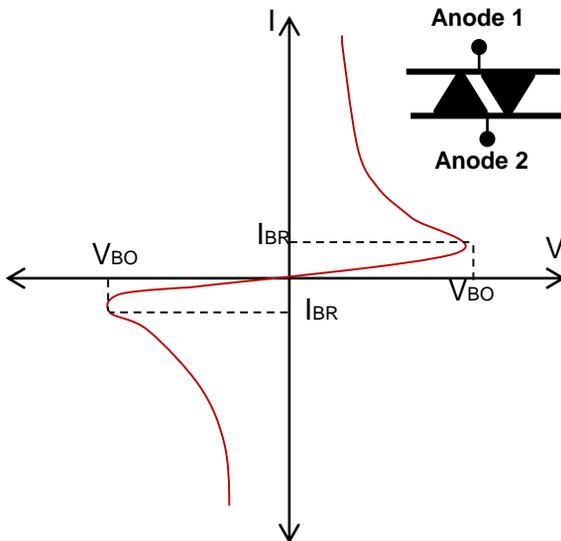
a) Cálculo de R

Fig. 2.05 Conexión Serie de diodos

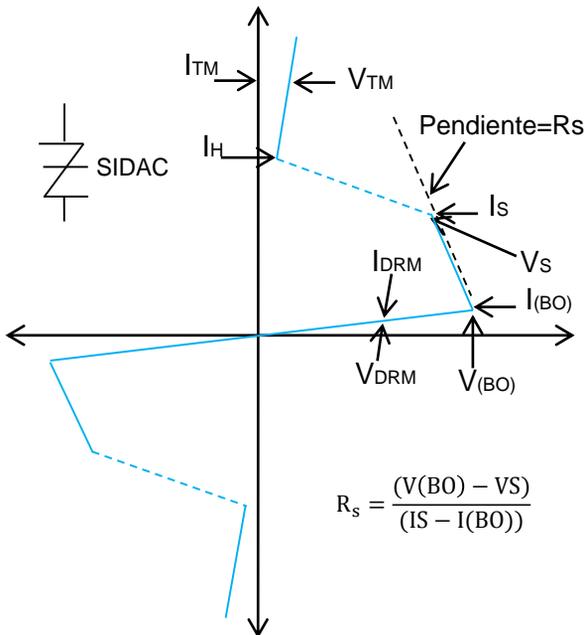
$$R \leq \frac{nV_{D1} - V_s}{\Delta I_D(n - 1)} \quad (2.03)$$

Si se asume $\Delta I_D = I_{D2}$, se obtiene una solución conservadora

2.3 DIODOS BIDIRECCIONALES DE DISPARO CONTROLADOS POR VOLTAJE 7



a) Símbolo y curva v-i del díac(12)



b) Símbolo y característica v-i del sidac(6)

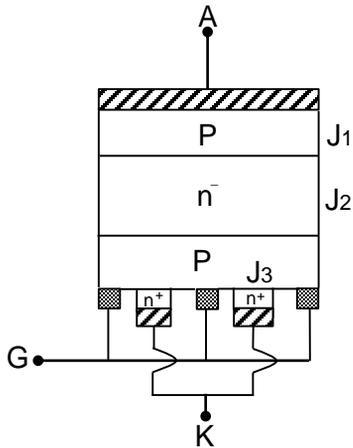
El DIAC(diodo bilateral de disparo) es un dispositivo semiconductor de tres capas, de baja corriente y bajo voltaje, que se comporta como interruptor bilateral controlado por voltaje. Puede conmutarse de apagado (off) a encendido(on), con polaridad positiva o negativa aplicada a sus ánodos, dependiendo de la magnitud del voltaje (fig.2.06 a) Sí $V_{A1-A2} > V_{BO}$ (del orden de 30 a 40 V) el diac conduce(on), igual ocurre si el voltaje es negativo (la característica v-i es simétrica con respecto al origen fig.2.06 a). Sí $V_{A1-A2} < V_{BO}$, el diac conduce una corriente muy pequeña(corriente de fuga) y se considera que abre el circuito(off).

El SIDAC(fig. 2.06b) es un interruptor bidireccional de silicio, desarrollado por MOTOROLA, similar al DIAC, con la diferencia que el voltaje de ruptura(V_{BO}) varía entre 104 y 280 V, lo que permite manejar aplicaciones de alta energía. La fig. 2.06b) muestra la característica v-i , y el símbolo del SIDAC

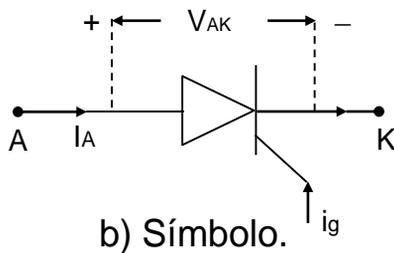
Fig. 2.06 El díac y el sidac

2.4 RECTIFICADOR DE SILICIO CONTROLADO (SCR)

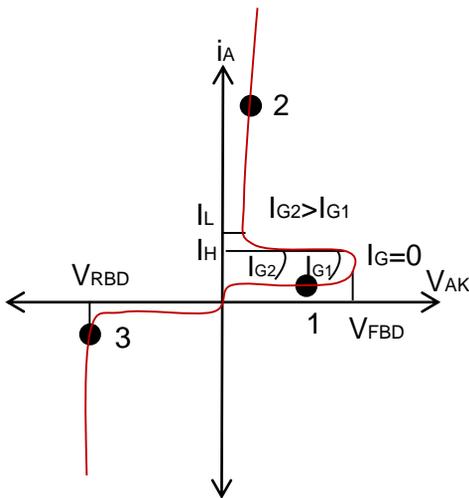
2.4.1 CARACTERÍSTICAS CONSTRUCTIVAS Y OPERATIVAS 9



a) Estructura física



b) Símbolo.



c) Característica v-i

Fig. 2.07 Rectificador de silicio controlado.

El SCR es un dispositivo semiconductor de 4 capas, 3 uniones p-n (J_1, J_2, J_3), y tres terminales: Ánodo (A), Cátodo (K) y Compuerta (G).

Si $0 < v_{AK} < V_{FBD}$, J_2 se polariza inversamente e i_{AK} es muy pequeña (corriente de fuga). Si se aplica una corriente en la compuerta (I_{GT}) durante un cierto tiempo (t_{gt}), J_2 se polariza en directo y el SCR conduce.

Si $v_{AK} \geq V_{FBD}$, el SCR conduce por efecto avalancha. La corriente debe ser limitada por la carga del circuito.

Si $V_{RBD} < v_{AK} < 0$, J_1 y J_3 se polarizan en inverso, i_{AK} pequeña (fuga).

i_g = pulso de corriente de compuerta

t_g = duración del pulso i_g

t_{gt} = tiempo de encendido del SCR

I_L = corriente de enganche. Corriente ánodo - cátodo requerida para mantener al SCR en conducción, una vez se remueve i_g .

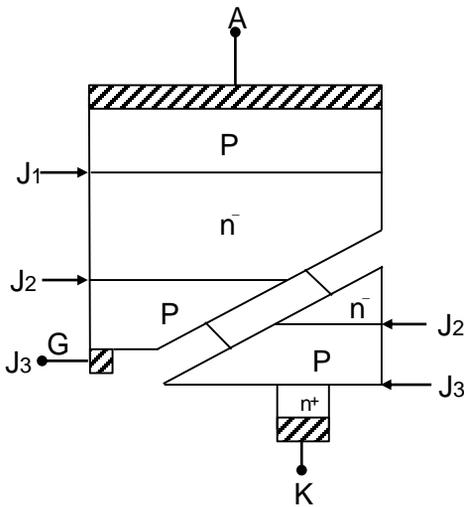
I_H = corriente de mantenimiento. Corriente requerida para que el SCR siga en conducción.

Si $V_{AK} > V_{TM}$, $i_g = I_{GT}$, $t_g > t_{gt}$, $i_{AK} > I_L$, el SCR conduce. Si $i_{AK} < I_H$, el SCR se bloquea.

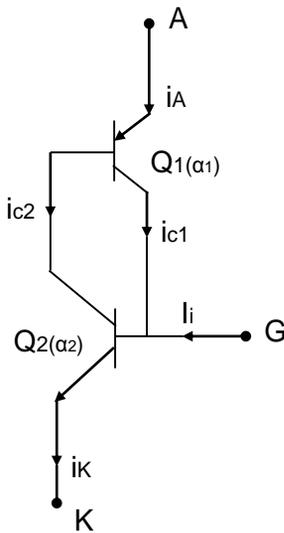
2.4.2 CARACTERÍSTICAS NOMINALES DE LOS SCR

SÍMBOLO	DEFINICIÓN
di/dt	Máxima variación temporal de la corriente, que no destruye al SCR
$I_{T(RMS)}$	El valor eficaz de corriente máxima que puede conducir
$I_{T(AV)}$	El valor promedio máximo de corriente
P_{GM}	Potencia instantánea máxima entre cátodo y compuerta
$P_{G(AV)}$	Potencia promedio en un ciclo máxima disipada entre G y K
V_{GRM}	Voltaje de pico inverso entre G y K
V_{DRM} o V_{FBD}	Voltaje máximo directo repetitivo, que no hace conducir
V_{RRM} o V_{RBD}	Voltaje máximo inverso permitido
V_{TM}	Caída máxima de voltaje entre A y K
I_{GT}	Corriente de compuerta requerida para conducir
V_{GT}	Voltaje CD que aparece en la compuerta, cuando se aplica I_{GT}
T_{gt}	Tiempo de encendido. Se mide desde el inicio del pulso hasta que $V_{AK} = V_{TM}$
T_q	Tiempo de apagado
dv/dt	Valor de la variación temporal del voltaje, que produce la conducción.

2.4.3 MODELAMIENTO DEL SCR 9



a) Estructura básica del SCR(9).



b) Circuito equivalente en régimen permanente(9)

Fig.2.08 Modelamiento del SCR

en régimen permanente

La estructura de un SCR se puede visualizar como dos transistores complementarios: Q1 (pnp) y Q2 (nnp). Aplicando la ecuación de Ebers-Moll a los 2 transistores:

$$i_{c1} = \alpha_1 i_A + i_{CB01} \quad (2.04)$$

$$i_{c2} = \alpha_2 i_K + i_{CB02} \quad (2.05)$$

α = ganancia de corriente

i_{CBO} = corriente inversa de la unión colector-base

Del circuito equivalente (fig. 2.05b)

$$i_A = i_{C1} + i_{C2}$$

$$i_A = \alpha_1 i_A + \alpha_2 i_K + i_{CB01} + i_{CB02} \quad (2.06)$$

$$i_A + i_G = i_K \quad (2.07)$$

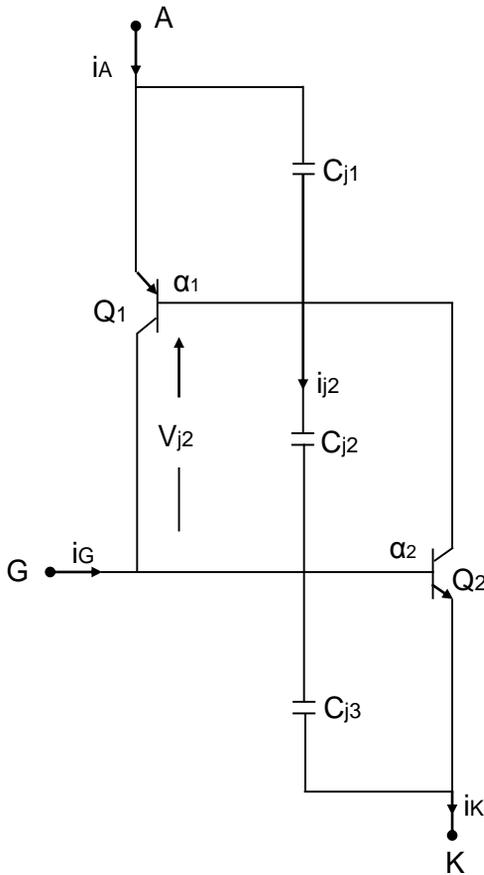
Sustituyendo 2.07 en 2.06

$$i_A = \frac{[\alpha_2 i_G + i_{CB01} + i_{CB02}]}{[1 - (\alpha_1 + \alpha_2)]} \quad (2.08)$$

$\alpha=f(i_E)$; α (ganancia de corriente) es directamente proporcional a I_E

Sí se aplica un pulso de i en G $i_G \uparrow \rightarrow i_A \uparrow \rightarrow \alpha_1 \uparrow, \alpha_2 \uparrow \rightarrow i_A \uparrow \rightarrow \alpha_1 \uparrow, \alpha_2 \uparrow$ y se genera una realimentación positiva, que hace crecer indefinidamente a i_A (conduce el SCR).

2.4.3 MODELAMIENTO DEL SCR



Asociada a toda unión p-n, se presentan dos capacitancias : C_j , presente con polarización inversa, al formarse la región de vaciamiento, y C_d la capacitancia de difusión, presente con polarización directa, debido a los cambios que ocurren en la concentración de los portadores mayoritarios y minoritarios en la conducción.

Al modelar el SCR en régimen transitorio, se incorporan las tres capacitancias(fig.2.09). La capacitancia significativa es C_{j2} , porque la unión J_2 está polarizada inversamente ,por lo que el circuito equivalente del SCR abierto en régimen transitorio, es C_{j2} . Si $V_{AK} > 0$, C_{j2} , origina i_{j2} y contribuye a las corrientes inversas I_{CBO1} y I_{CBO2} (ec. 2.08)

$$i_{j2} = v_{j2} \frac{dC_{j2}}{dt} + C_{j2} \frac{dv_{j2}}{dt} \quad (2.09)$$

c) Circuito equivalente en régimen transitorio⁽¹⁴⁾

$$v_{j2} \approx v_{AK} ; \frac{dC_{j2}}{dt} \approx 0$$

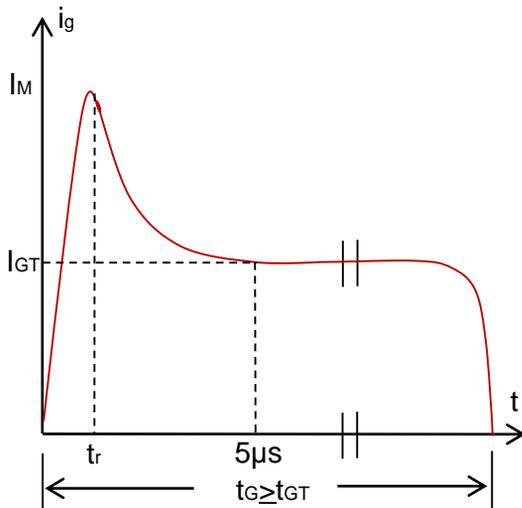
Si dv/dt es alto , $i_{j2} \uparrow \rightarrow i_{CBO1} \uparrow$
 $i_{CBO2} \uparrow \rightarrow \alpha_1 \uparrow$ y $\alpha_2 \uparrow \rightarrow i_A \uparrow \rightarrow \alpha_1 \uparrow$ y $\alpha_2 \uparrow$,
 y se genera una retroalimentación positiva, y el SCR conduce. Este es un proceso de conducción indeseado

Fig. 2.09 Modelo del SCR en régimen transitorio

2.4.4 ENCENDIDO DEL SCR

El encendido del SCR puede ser por:

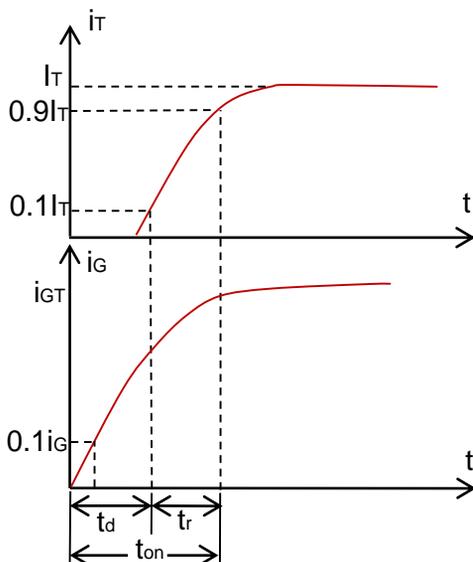
- Aplicación de i_g en compuerta
- Por alta temperatura (corriente inversa)
- Por luz (LASCR)
- Por alto voltaje (avalancha)
- Por dv/dt alto.



Forma de onda ideal de i_g (fig. 2.10 a)

- Amplitud de sobre-activación ($I_M > 3I_{GT}$). Permite reducir el tiempo de encendido, y minimizar las pérdidas de conmutación.

a) Forma de onda ideal de i_g



b) Forma de onda de I_T

- Tiempo corto de subida del flanco (t_r) para minimizar tiempo de encendido.

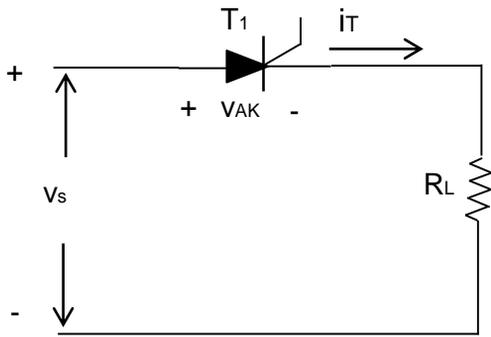
- Estabilización después de pocos microsegundos, a un valor que garantice el encendido del SCR (I_{GT})

- Duración del pulso (t_g) hasta que $i_T \geq i_L$. En la práctica $t_g \geq t_{gt}$.

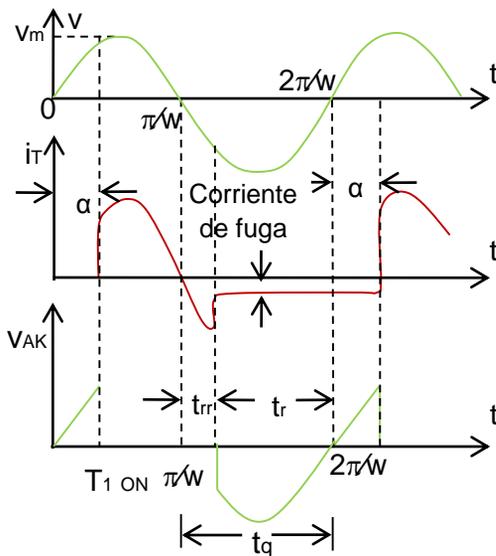
Se define tiempo de encendido, al intervalo de tiempo entre el instante en que i_g alcanza el 10% de I_{gt} y el instante en que i_{Ak} alcanza el 90% de su valor de régimen permanente.

Fig. 2.10 Encendido del SCR

2.4.5 APAGADO DEL SCR (CONMUTACION)



a) Circuito.



b) Formas de onda (14).

Fig. 2.11 Conmutación Natural

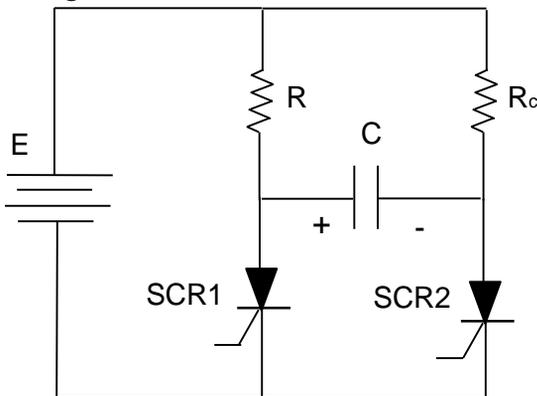


Fig. 2.11 Conmutación forzada Clase C(5).

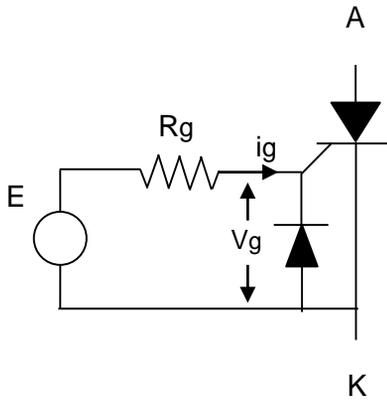
El SCR se apaga cuando $i_{AK} < I_H$, debido a que el exceso de portadores en las cuatro capas desaparece, por el proceso de recombinación, y reaparece la región de vaciamiento en la unión J_2 . El proceso de apagado del SCR, presenta, igual que en el diodo, el fenómeno de recuperación inversa.

La conmutación del SCR se denomina natural, cuando i_{AK} decae a un valor inferior a I_H , debido a la naturaleza de la fuente (alterna). En este proceso se define tiempo de apagado (t_q), al intervalo entre el paso por cero de la corriente y el instante en que se puede aplicar al SCR voltaje directo, sin que este conduzca (fig. 2.11b).

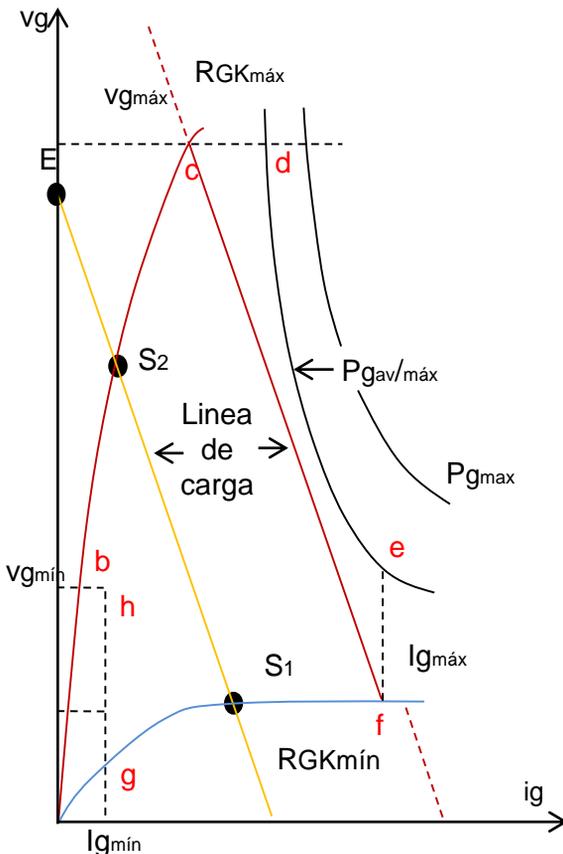
Si la fuente es continua, la conmutación se realiza disminuyendo la corriente a un valor inferior a I_H , bien sea transfiriendo la corriente de carga a otra trayectoria, ó reduciéndola a I_H .

La fig. 2.11 muestra la conmutación clase C. Se asume SCR2 encendido, y C se carga con la polaridad mostrada. Al conducir SCR1, el capacitor se descarga y reduce la corriente del SCR2 apagándolo.

2.4.6 CIRCUITO DE COMPUERTA 9



a) circuito



b) Característica v-i(9)

Fig. 2.12 Circuito de compuerta

La unión GK presenta un bajo voltaje de ruptura inverso, y caída significativa de voltaje en conducción (diodo de mala calidad). El fabricante especifica un límite superior e inferior de la característica v-i de la unión GK.

Para operación confiable, cada tiristor se caracteriza por límites operativos máximos: V_{gmax} , I_{gmax} , $P_{gav/max}$ y mínimos: V_{gmin} , I_{gmin} (fig. 2.12b).

El área segura de trabajo de accionamiento de la compuerta es **bcdefghb** (fig. 2.12b), y el punto de operación se encuentra sobre la línea de carga (S1-S2) dada por la ecuación:

$$v_g = E - R_g i_g \quad (2.10a)$$

La utilización óptima se obtiene desplazando la línea de carga hacia la curva $P_{gav/max}$ (línea cf), de la cual se determinan los valores máximos (E_{max} , R_{gmax}).

Para pulsos superiores a $100\mu s$, se utiliza la curva $P_{g(av/max)}$

$$E_{min} = R_{GKmax} I_{gmin} + V_{GT} \quad (2.10b)$$

R_{GKmax} es la pendiente media de la curva R_{GKmax} . El diodo protege a la unión GK de voltajes inversos altos (fig. 2.12a). Se debe proteger la unión para I_{gmax} ,

2.4.7 INTERFASES DE DISPARO

2.4.7.1 INTRODUCCIÓN

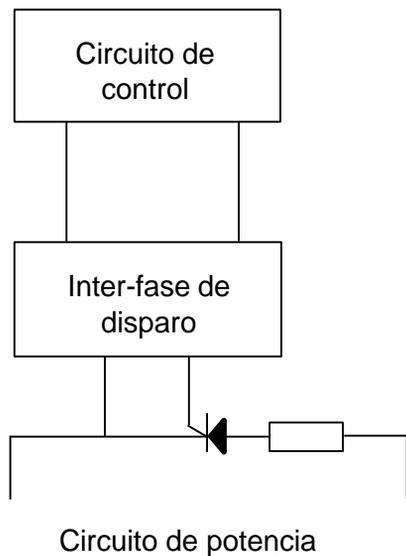


Fig. 2.13 Inter-fase de disparo

El circuito de potencia donde se aplican los tiristores, funcionan generalmente con voltajes iguales o superiores a 120V.

El circuito de control, conformado por micro-controladores, o elementos de electrónica discreta, genera pulsos de control a bajo voltaje, generalmente 5V, con baja capacidad de corriente, en el orden de miliamperios.

Los requerimientos mínimos de corriente y voltaje de los tiristores, para su activación (V_{GT} , I_{GT}), generalmente son superiores a la salida del circuito de control.

Por lo anterior, se requiere de una interfase entre el circuito de control y el circuito de potencia (fig.2.13), que realice las siguientes funciones:

a) Aislar los voltajes altos del circuito de potencia, del bajo voltaje del circuito de control.

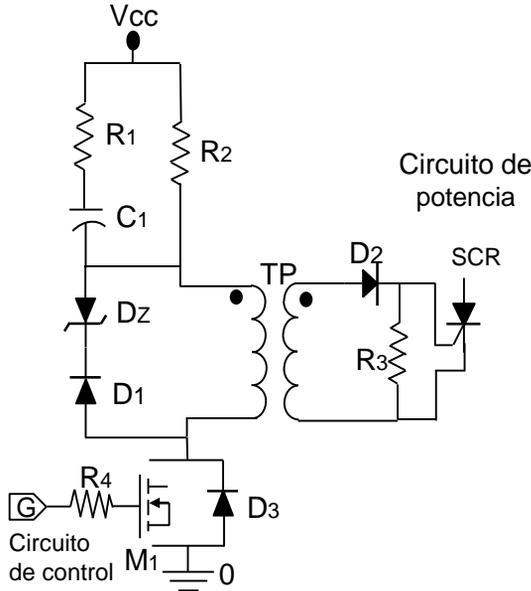
b) Adecuar los niveles de voltaje y corriente del circuito de control, a los requeridos para el disparo del tiristor

La inter-fase puede ser de naturaleza magnética (Transformador de pulsos), u óptica (opto-acopladores)

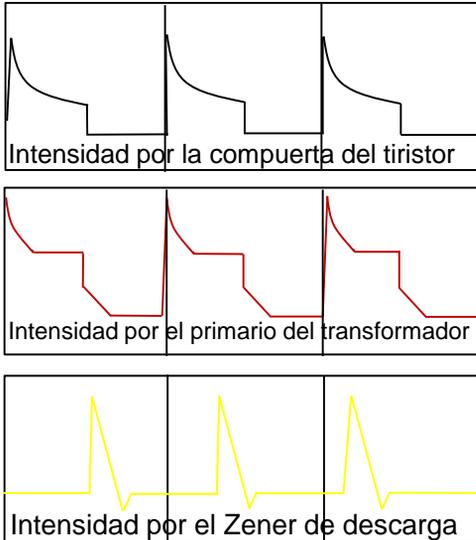
En algunos circuitos, por ejemplo el regulador de luz incandescente (dimmer), se utiliza un elemento de control (díac), que opera a voltaje comparable al del circuito de potencia (120 V), y no se utiliza la inter-fase

2.4.7 INTERFASES DE DISPARO

2.4.7.2 TRANSFORMADORES DE PULSO



b) Circuito de disparo



b) Formas de onda

Fig. 2.14 Transformador de pulsos

El transformador de pulsos ($a=1$) se utiliza para aislar el circuito de control del circuito de potencia, y adecuar los niveles de voltaje y corriente del circuito de control a los requeridos por el tiristor (V_{GT}, I_{GT})

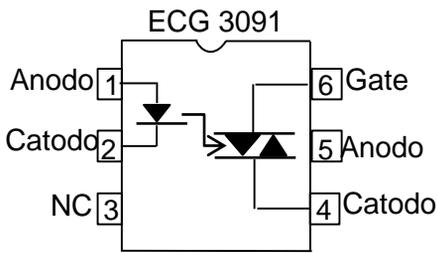
En la fig. 2.14 a), el circuito de control activa la compuerta del mosfet, y fluye una corriente en el primario del transformador, limitada inicialmente por $R1//R2$ y posteriormente por $R2$ (al cargarse el capacitor). El secundario del transformador aplica el voltaje y corriente, requeridos en la compuerta del SCR para activarlo

Al desactivarse el mosfet, el transformador se desmagnetiza a través de $D1$ y Dz ; $D2$ impide el paso del pulso negativo. La utilización del diodo zener, permite incrementar la frecuencia de conmutación del transformador. El resistor $R3$ provee cierto nivel de inmunidad contra el ruido (voltaje parásito inducido), para impedir un disparo indeseado del SCR

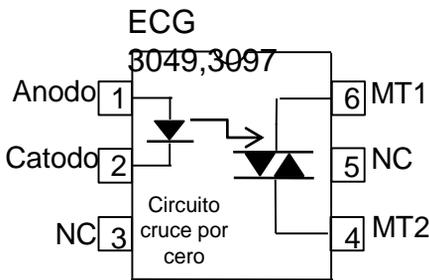
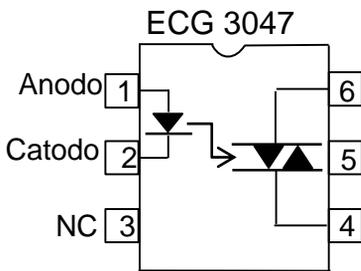
Desventajas: a) Requerimiento de fuente externa; b) Limitación en la frecuencia de conmutación; c) Gran número de componentes

Ventajas: alto nivel de aislamiento

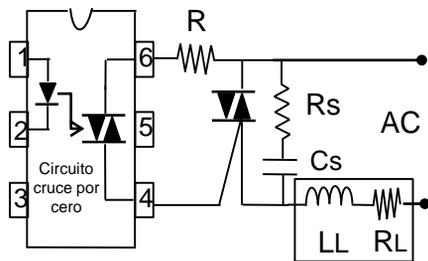
2.4.7.3 OPTO-ACOPLADORES



- Voltaje de Aislamiento: 7.5KV (pk)
- $dv/dt = 500V/\mu s$ (typ)
- LED: ($V_f = 1.5V$, $I_f = 40mA$)



a) Opto-acopladores



b) Conexión de opto-acoplador(6)

El opto-acoplador (fig. 2.15a) es un circuito integrado conformado por un dispositivo foto-emisor (ILED), que genera una radiación infrarroja, y se canaliza por una guía de onda, a un dispositivo foto-receptor (foto-transistor; foto-SCR; foto-triac), el cual se activa, y cierra el circuito de disparo (compuerta), que enciende un tiristor.

El aislamiento entre el diodo foto-emisor y los terminales del foto-receptor es hasta de 7.5kV pico. Algunos opto-acopladores (ECG3049) incorporan un circuito detector, del cruce del voltaje de alimentación por el punto cero, para reducir el EMI (interferencia electromagnética), minimizando las corrientes impulsivas del circuito. Estos opto-acopladores se utilizan en el contactor de estado sólido. Los opto-acopladores se utilizan en E.P. para aislar el circuito de control del circuito de potencia. La conexión se muestra en la fig. 2.15b.

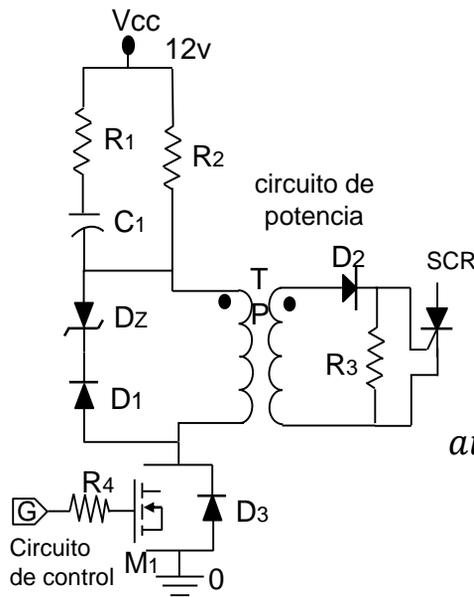
La corriente que activa el foto-diodo es I_f , y circula entre los terminales 1 y 2. La función de R (fig. 2.15b) es limitar la corriente del foto-receptor. Si el triac de potencia abre, y el voltaje de la fuente es máximo (V_p) y se descarga C_s .

$$R = V_p / I_p \quad (2.11)$$

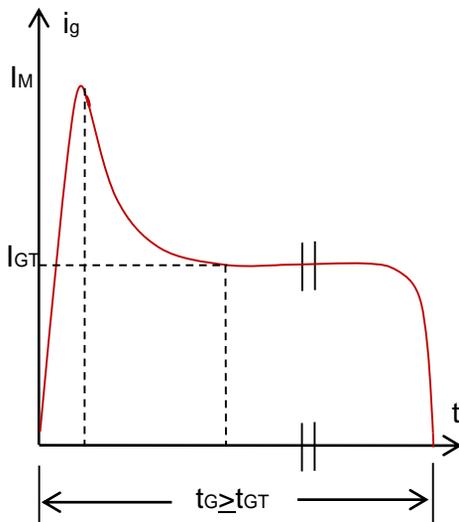
I_p es la máxima corriente pico repetitiva del driver (foto-receptor). Si R es muy grande, puede introducir un retardo de fase no deseado

Fig. 2.15 Opto-acopladores

2.4.7.4 DISEÑO DEL CIRCUITO DE DISPARO CON T.P.



a) Circuito(9)



b) Corriente de compuerta

Fig. 2.16 Circuito de disparo con transformador de pulsos

Se requiere disparar un SCR que tiene las siguientes características de compuerta: (V_{GT}, I_{GT}). Se requiere diseñar un circuito de disparo utilizando un transformador de pulsos.

De la característica de la corriente de compuerta (fig. 2.16b), se determina que al inicio de la conducción, en el primario:

$$ai_p = \frac{a(V_{cc} - V_{prim} - V_{mosfet})(R_1 + R_2)}{R_1 R_2} = 5I_{GT} \quad (2.12)$$

Al estabilizarse la corriente

$$ai_p = \frac{a(V_{cc} - V_{prim} - V_{mosfet})}{R_2} = I_{GT} \quad (2.13)$$

Al abrir el transistor

$$V_{prim} = V_z + V_{diodo} = V_p$$

En el secundario se tiene (a =relación de transformación) :

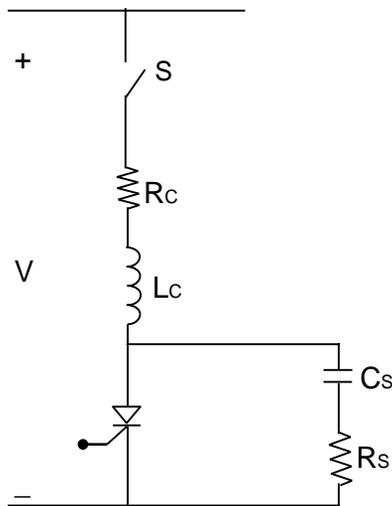
$$\frac{V_p}{a} = V_{GT} + V_{diodo} \quad (2.14)$$

$$ai_p = i_s = I_{GT} + \frac{V_{GT}}{R_3} \quad (2.15)$$

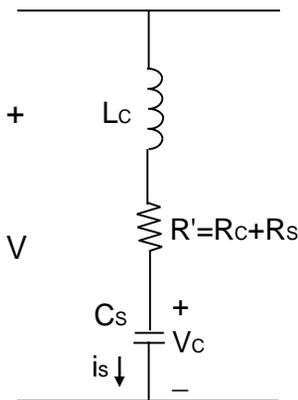
R_3 mejora la inmunidad al ruido. Valor típico: 300Ω

2.4.8 CIRCUITOS SNUBBER DE VOLTAJE Y CORRIENTE 3

2.4.8.1 CIRCUITO SNUBBER DE VOLTAJE



a) Circuito snubber de voltaje.



b) Circuito equivalente para S cerrado con $i_g=0$ y SCR ideal

Fig. 2.17 Circuito snubber de voltaje.

El circuito snubber de voltaje ,conformado por un circuito serie R_s-C_s (fig.2.17a), protege contra una conducción indeseada del SCR,por la presencia de un alto dv/dt en la red.

Se ignora la capacitancia de la unión J2 del SCR. Si la carga es resistiva (L_c pequeña)

$$i_s = \frac{V}{R'} e^{\frac{-t}{R'C_s}} \quad ; \quad R' = R_c + R_s$$

$$v_c = \frac{1}{C_s} \int i_s dt = V \left(1 - e^{\frac{-t}{R'C_s}} \right)$$

$$\frac{dv_c}{dt} = \frac{V}{R'C_s} e^{\frac{-t}{R'C_s}}$$

El capacitor de la red snubber (C_s) será:

$$C_s > \frac{V}{R' \left(\frac{dv_c}{dt} \right)_{max}} \quad (2.16)$$

Utilizando Laplace se puede demostrar que para L_c muy grande:

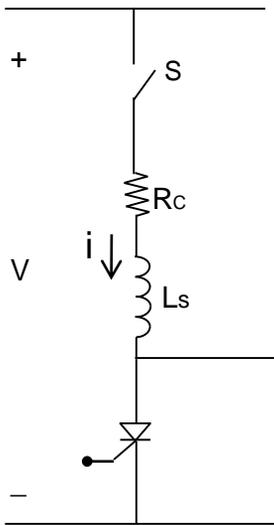
$$C_s = \frac{V^2}{L_c \left(\frac{dv_c}{dt} \right)_{max}^2} \quad (2.17)$$

R_s limita la corriente descarga de C_s , a través del SCR.

Valores típicos:

$$0.1\mu F < C_s < 1\mu F \quad 10\Omega < R_s < 100\Omega$$

2.4.8.2 CIRCUITO SNUBBER DE CORRIENTE



a) Sin snubber de voltaje.

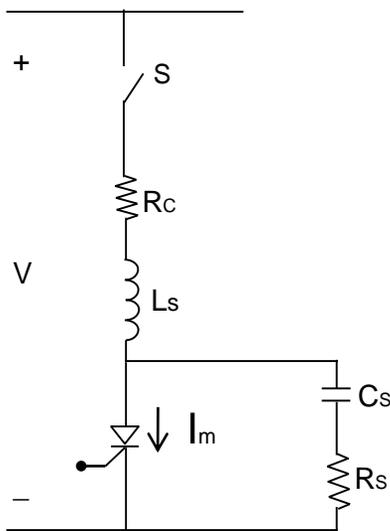
El circuito snubber de corriente (L_s) protege al SCR contra un alto di/dt , que puede originar puntos calientes en el SCR y destruirlo.

El comportamiento del circuito sin snubber de voltaje es:

$$i = \frac{V}{R_c} \left(1 - e^{-\frac{R_c t}{L_s}} \right)$$

$$\frac{di}{dt} = \frac{V}{L_s} e^{-\frac{R_c t}{L_s}} = \frac{I_m R_c}{L_s} e^{-\frac{R_c t}{L_s}}$$

$$L_s \geq \frac{V}{\left(\frac{di}{dt} \right)_{max}} \quad (2.18)$$



b) Con snubber de voltaje.

El comportamiento del circuito con snubber de voltaje es:

$$I_m = \frac{V}{R_c} + \frac{V}{R_s} = V \frac{R_c + R_s}{R_c R_s}$$

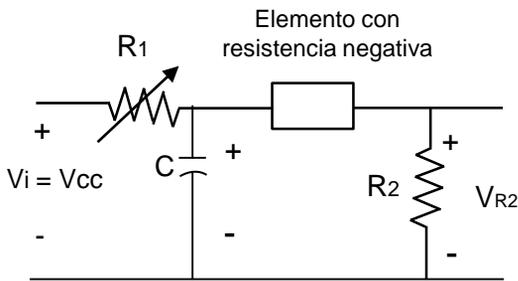
$$L_s \geq \frac{V \frac{R_c + R_s}{R_s}}{\left(\frac{di}{dt} \right)_{max}} \quad (2.19)$$

Fig. 2.18 Circuito snubber de corriente.

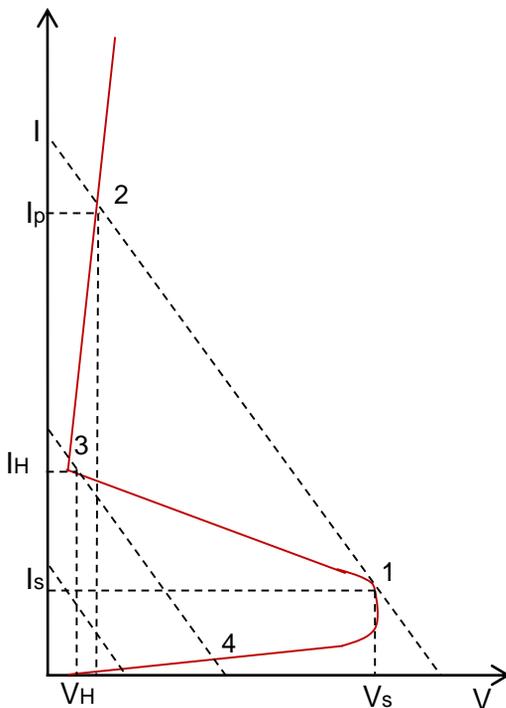
Generalmente la inductancia propia del circuito (conductores, dispersión de los transformadores,..) es mayor a L_s .

2.4.9 CIRCUITOS DE DISPARO DEL SCR

2.4.9.1 OSCILADOR DE RELAJACIÓN



a) Circuito oscilador



b) Curva v-i del elemento con resistencia negativa

Los pulsos cíclicos requeridos para el disparo de un SCR, se generan con un oscilador de relajación(fig.2.19a).

Se requiere de un elemento con resistencia negativa(fig. 2.19b), entre la región de corte($v < V_s$; $i < I_s$) y la de conducción($i > I_H$; $v > V_H$). Al cargarse el capacitor a V_s , el punto de operación de la rama ,R2-elemento de resistencia negativa, pasa de 1 a 2(fig.2.19b), la corriente alcanza el valor pico(I_p), y se origina un pico de voltaje($I_p R_2$), que sirve para disparar al tiristor. Este punto operativo(2) no puede mantenerse, debido a la disminución del voltaje en el capacitor, y se desplaza al punto 4, cuando vuelve a cargarse y el ciclo se repite.

El valor máximo de R_1 debe permitir, el paso de la corriente límite superior de circuito abierto(I_s), y el valor mínimo debe permitir el paso de la corriente límite inferior de circuito cerrado(I_H).

$$R_{1max} = (V_i - V_s) / I_s \quad (2.20)$$

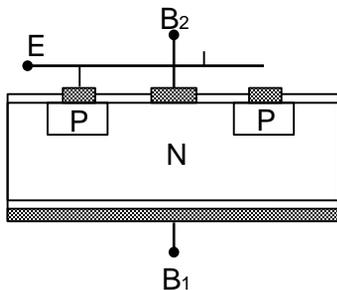
$$R_{1min} = (V_i - V_H) / I_H \quad (2.21)$$

Para mantener $I_p, R_2 C$ debe ser 10 veces menor que el tiempo de conmutación.

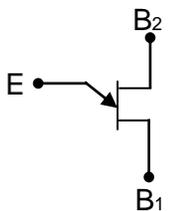
Fig. 2.19 Oscilador de relajación

2.4.9.2 DISPOSITIVOS DE RESISTENCIA NEGATIVA

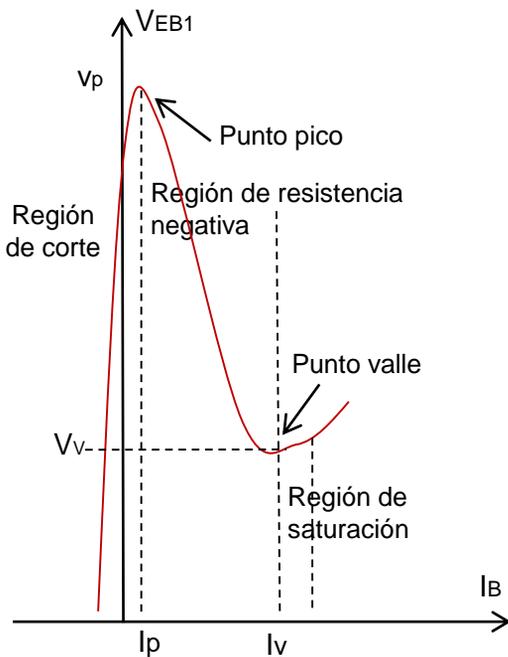
2.4.9.2.1 CARACTERÍSTICAS DEL UJT 9



a) Estructura



b) Símbolo



c) Característica v-i

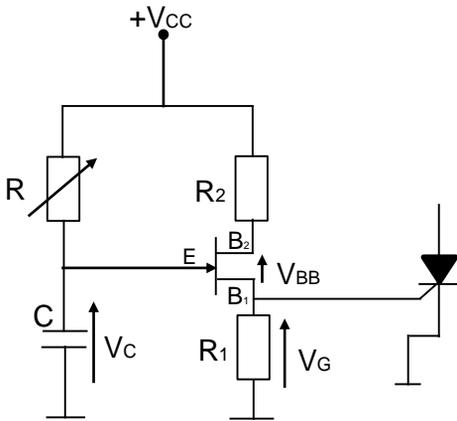
Fig. 2.20 El UJT

El UJT es una barra tipo N de bajo dopaje, con 3 terminales B1(base1),B2(base2),E (emisor)(fig. 2.20a).El emisor se conecta en un punto entre las bases de la barra, con una soldadura de aluminio, que produce un dopaje elevado de huecos, formando una unión P-N.

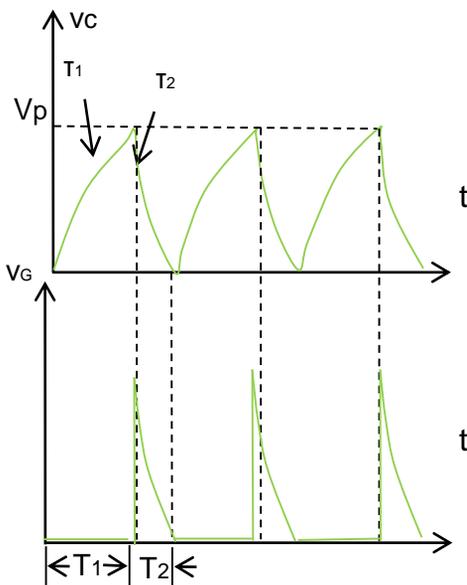
Si $V_{B2B1} > 0$, circula una baja corriente, debido al valor significativo de la resistencia, ya que, $4.7k\Omega < R_{B2B1} < 9.1k\Omega$, y el voltaje del emisor es ηV_{B2B1} . A η se le define como relación intrínseca y varía entre 0.5 y 0.82..

Sí se aplica al emisor un voltaje menor a ηV_{B2B1} , el diodo PN se polariza inversamente y el UJT trabaja en la región de corte(baja corriente).Sí se aplica al emisor un voltaje de $\eta V_{B2B1} + 0.7v$ (V_p , fig. 2.20c)la unión se polariza en directo, y la fuente inyecta electrones por B1 reduciendo R_{EB1} , lo que aumenta la corriente entre B2 y B1, reduciendo más a R_{B2B1} y se inicia una retroalimentación positiva, que origina la zona de resistencia negativa(fig. 2.20c), hasta alcanzar saturación(V_v, I_v).A partir de este punto, el UJT se comporta como un diodo normal.

2.4.9.2.2 OSCILADOR CON UJT 14



a) Circuito Oscilador(9)



b) Formas de onda(9)

Para que el circuito oscile, R debe satisfacer las ecuaciones 2.20 y 2.21 con $V_s=V_p$, $I_s=I_p$ y $V_H=V_v, I_H=I_v$.

R_2 (fig. 2.21a) sirve para compensar la variación térmica de $R_{B_2B_1}$, y su valor lo da el fabricante. R_1 determina el ancho del pulso, y debe ser bajo, para acelerar el proceso de descarga del capacitor. Un valor típico es de 100Ω

El voltaje en el capacitor varía entre V_v y V_p . En la carga se ignora V_v , por ser pequeño. La ecuación de carga del capacitor es:

$$V_c = V_v + V_{cc} \left(1 - e^{-\frac{t}{RC}}\right) \quad (2.22)$$

Para $t=T_1, V_c=V_p$. Se ignora V_v

$$T_1 = RC \ln \left(\frac{V_{cc}}{V_{cc} - V_p} \right) \quad (2.23)$$

La ecuación de descarga es:

$$V_c = V_p e^{-\frac{t'}{(R_1 + R_{EB_1})C}} \quad (2.24)$$

Para $t=T_2, V_c=V_v$

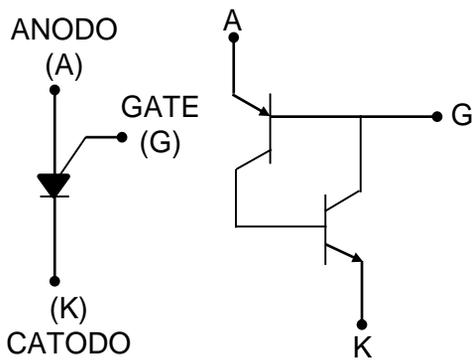
$$\begin{aligned} T_2 &\approx (R_1 + R_{EB_1})C \ln \left(\frac{V_p}{V_v} \right) \\ &\approx 5R_1C \end{aligned} \quad (2.25)$$

$T=T_1+T_2$ pero $T_2 \ll T_1$ entonces

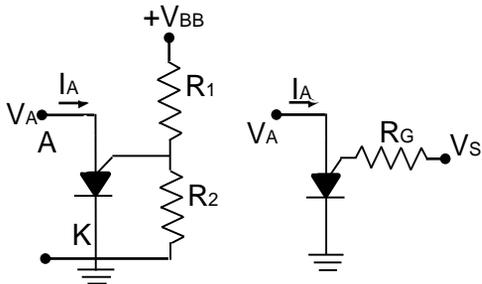
$$T = RC \ln \left(\frac{V_{cc}}{V_{cc} - V_p} \right) = RC \ln \left(\frac{1}{1 - \eta} \right) \quad (2.26)$$

Fig. 2.21 Oscilador con UJT

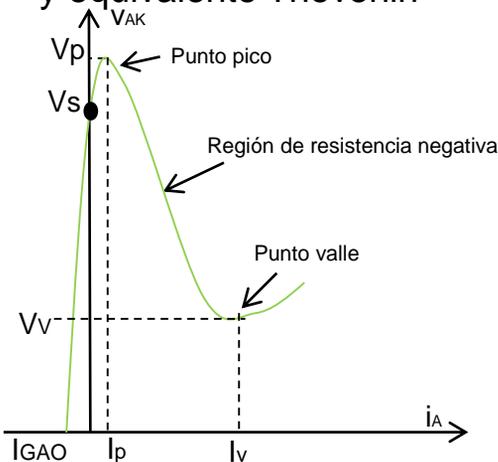
2.4.9.3 EL PUT 9



a) Símbolo y circuito equivalente



b) Circuito de programación y equivalente Thevenin



c) Característica v-i

Fig. 2.22 El PUT

El transistor programable de unijuntura (PUT) es un tiristor de 3 terminales: ánodo (A); cátodo (K) y compuerta (G) (fig. 2.22a). Se diferencia del SCR en que G se referencia con A, y no con K. Si $V_{AG} > 0$, el PUT pasa del estado de bloqueo al de conducción. Variando V_G mediante un divisor de voltaje (fig. 2.22b), se pueden programar η , V_p e I_p . Los parámetros del equivalente Thevenin son:

$$V_G = (V_{BB} R_2) / (R_1 + R_2) \quad (2.27)$$

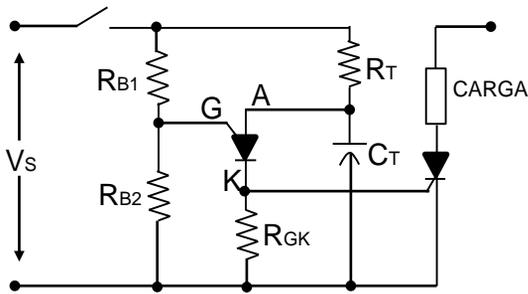
$$R_G = (R_1 R_2) / (R_1 + R_2) \quad (2.28)$$

$$V_p = V_G + V_{AG} + I_p R_G \quad (2.29)$$

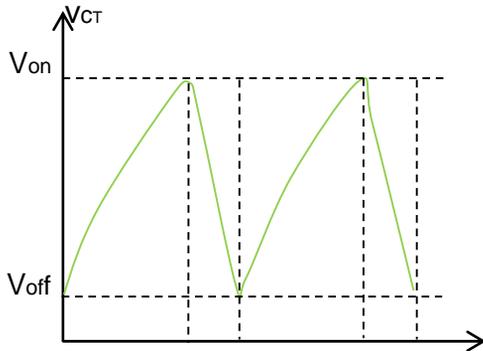
Los PUT son sensibles a cambios en V_G y R_G . Fluye una corriente inversa (negativa) de ánodo para $V_A < V_G$, debido a una corriente de fuga de la red de polarización, a la red de carga. Para corrientes menores a I_p , el dispositivo está bloqueado, y con una corriente mayor, el dispositivo pasa a la zona de resistencia negativa y luego a la de conducción. I_{GAO} es la corriente de compuerta a ánodo, con cátodo abierto.

Para $I_p < I < I_v$, el dispositivo opera en la zona inestable de resistencia negativa, y con I_v ocurre el voltaje mínimo (V_v) (para lo cual el dispositivo se comporta como diodo).

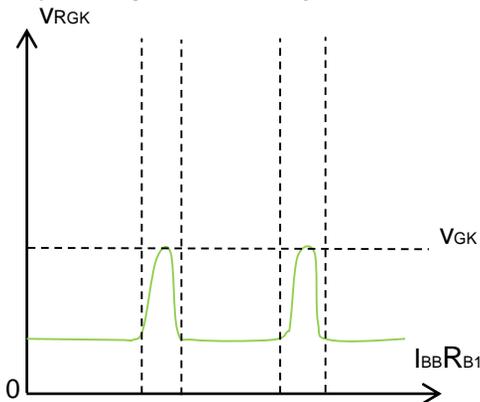
2.4.9.3.1 OSCILADORES CON PUT 7



a) Circuito oscilador(6)



b) Voltaje en el capacitor



c) Pulso de salida

Fig.2.23 Oscilador con PUT

Para que el circuito oscile, R_T debe satisfacer las ecuaciones 2.20 y 2.21. R_T y C_T conforman la red de temporización, que determina el tiempo entre la aplicación del voltaje (cierre del interruptor) y el inicio del pulso

El período de los pulsos es igual al del oscilador con UJT, con la diferencia que η es variable

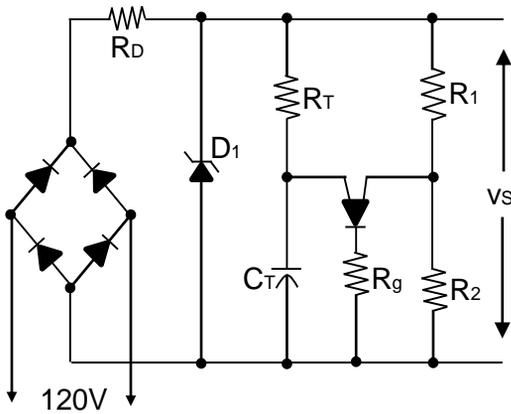
$$\eta = R_{B2} / (R_{B1} + R_{B2}) = R_T C_T \ln \left(\frac{1}{1 - \eta} \right) =$$

$$T = R_T C_T \ln \left(\frac{1}{1 - \eta} \right) =$$

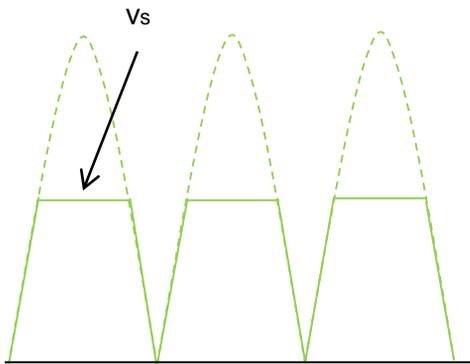
$$= R_T C_T \ln \left((R_{B1} + R_{B2}) / (R_{B1}) \right) \quad (2.30)$$

El voltaje en el capacitor varía desde V_{off} (V_v) hasta V_{on} (V_p). (fig. 2.23b). Cuando el capacitor alcanza V_p , ($V_A > V_G$) se descarga a través de R_{GK} y la compuerta del PUT, y se produce en R_{GK} un pulso de voltaje (fig. 2.23c), el cual aparece recortado por el voltaje de conducción del diodo, compuerta - cátodo del SCR. Si V_s es continuo, el ciclo de carga y descarga se repite indefinidamente

2.4.9.3.2 SINCRONIZACIÓN DE LA FUENTE DEL OSCILADOR CON LA FUENTE DE CORRIENTE ALTERNA 7



a) Circuito(6)



b) Forma de onda de v_s

Fig2.24. Sincronización del pulso del oscilador con la fuente

En los convertidores CA/CD controlados por fase, se requiere sincronizar los pulsos de salida, con el voltaje alterno de la fuente. Se requiere que la carga del capacitor se inicie, con el paso por cero, hacia valores positivos del voltaje de la fuente

Una posibilidad de realizar esta sincronización se muestra en la fig. 2.24a). El voltaje de la fuente se rectifica (onda completa) y se recorta con el diodo zener (D_1) y se obtiene la forma de onda v_s (fig. 2.24b).

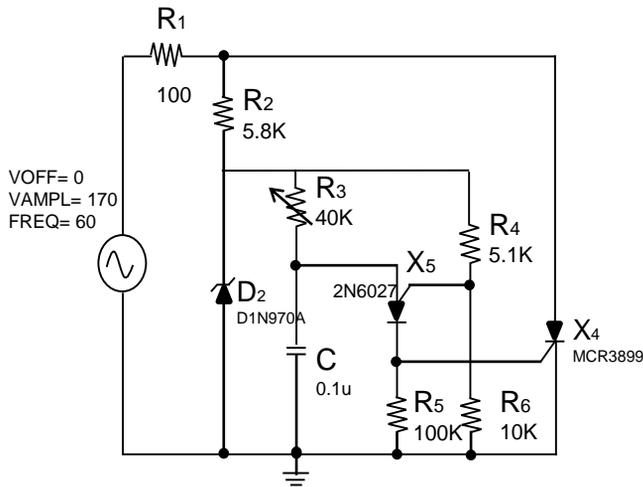
Dado que V_p del PUT (v_s) cae a cero, cada vez que el voltaje de la fuente pasa por cero, se descarga C_T al final de cada semiperíodo, y el inicio de un nuevo semiperíodo ocurre con C_T descargado.

Los valores de R_T y C_T controlan el instante (ángulo de fase), al cual ocurre el pulso.

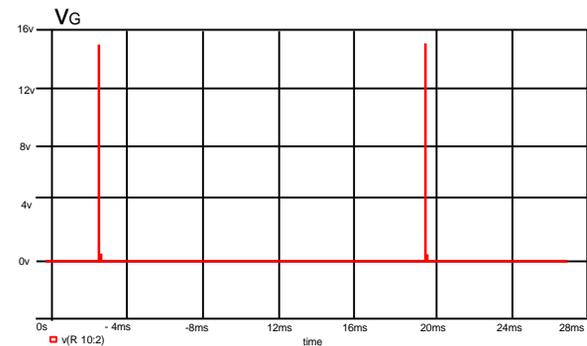
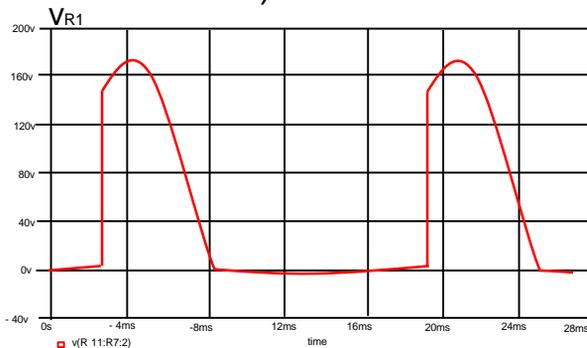
El diodo zener garantiza la constancia del inicio del pulso, aún al presentarse una perturbación del voltaje de la fuente.

2.4.9.3.3 APLICACIONES DEL OSCILADOR CON PUT 7

2.4.9.3.3.1 CONTROLADOR DE MEDIA ONDA



a) Circuito



b) Formas de onda del voltaje en la carga y en la compuerta para $\alpha=90^\circ$

Fig. 2.25 Control de media onda

La fig. 2.25 a) muestra un circuito de control de media onda de un convertidor CA/CD.

R_2 limita la corriente del zener, para no exceder su capacidad disipativa (P_z).

D_2 actúa como zener, únicamente en el semiperíodo positivo, y en el semiperíodo negativo funciona como un diodo normal, generando el voltaje al circuito oscilador (v_s).

El valor de R_2 se determina de la ecuación 2.31

$$R_2 = (V_{RMS} - 0.7V_z) / I_z \quad (2.31)$$

V_{RMS} = Voltaje eficaz de la fuente

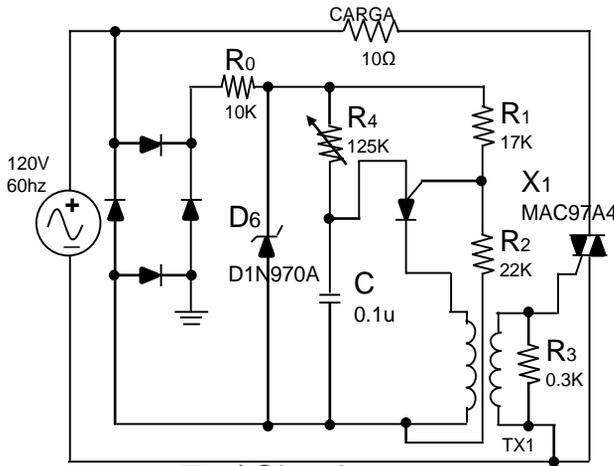
R_3 y C fijan el período del pulso del oscilador, el cual necesariamente no es el período del pulso de disparo (¿Por qué?).

El control de la potencia entregada a la carga, ocurre únicamente en el semiperíodo positivo.

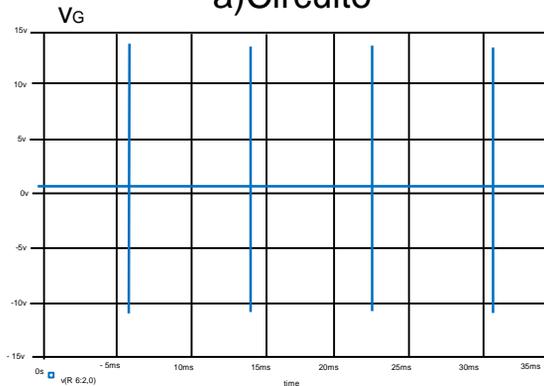
La fig. 2.25b) muestra las formas de onda del voltaje en la carga y en la compuerta para $\alpha=90^\circ$

2.4.9.3.3 APLICACIONES DEL OSCILADOR CON PUT 7

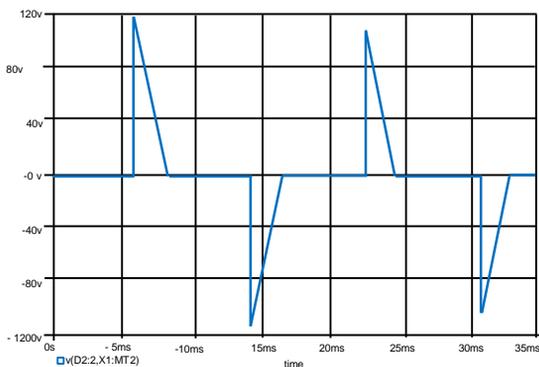
2.4.9.3.3.2 CONTROLADOR DE ONDA COMPLETA



a) Circuito



b) Pulsos en la compuerta del triac



c) Voltaje en la carga

Fig. 2.26. Control de onda completa

El circuito de control del convertidor CA/CD de onda completa, se realiza adicionando un puente rectificador, un transformador de pulsos y sustituyendo al SCR por un TRIAC (fig. 2.26a).

R_0 y D_6 permiten la sincronización del voltaje de la fuente, con los pulsos del oscilador. R_1 y R_2 conforman el circuito divisor de voltaje, para programar el disparo del PUT.

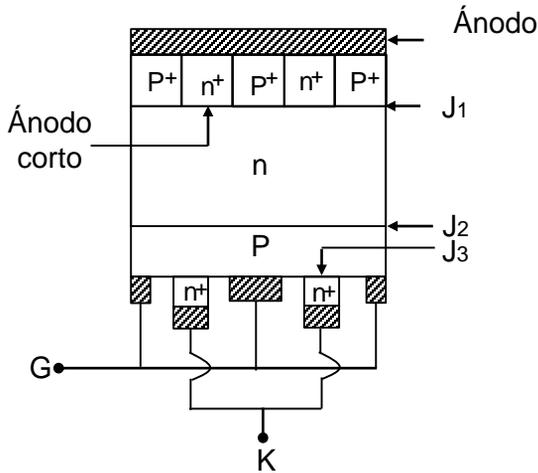
El transformador de pulsos aísla el neutro (120V) o la fase (208 V), del terminal negativo del circuito oscilador del PUT.

Este circuito de control se puede implementar con optoacoplador. El resistor de 125 k Ω , controla el ángulo de disparo del triac

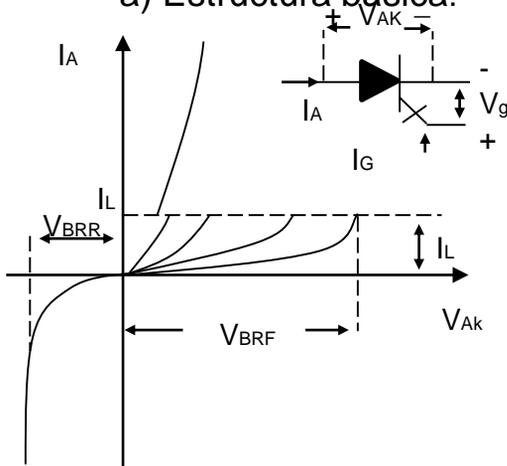
La fig. 2.26b) muestra los pulsos en la compuerta del triac y la fig. 2.26c), muestra el voltaje en la carga

2.5 TIRISTOR DE APAGADO POR COMPUERTA

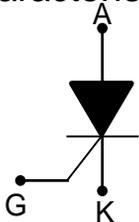
2.5.1 CARACTERÍSTICAS CONSTRUCTIVAS Y OPERATIVAS 9



a) Estructura básica.



b) Característica v-i.



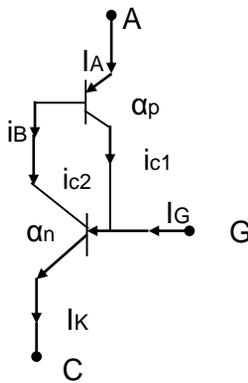
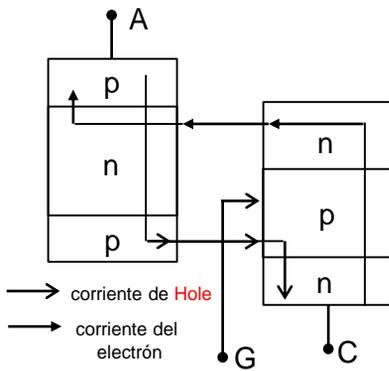
c) Símbolo.

Las principales diferencias constructivas con el SCR son:

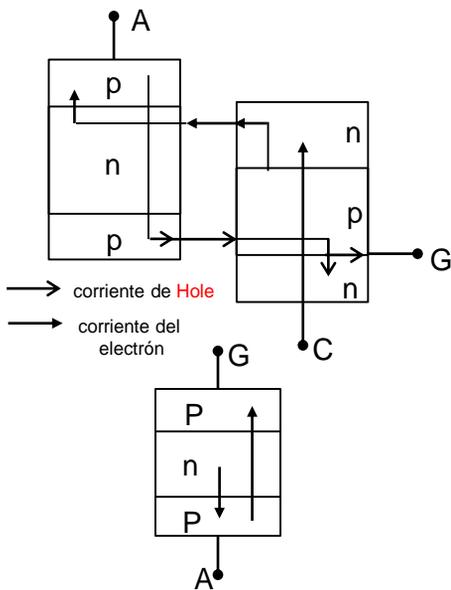
- Interconexión de capas de control (más delgada) y catódicas con incremento en el perímetro de las regiones de puerta.
- Ataque químico para acercar el contacto de puerta al centro de las regiones catódicas.
- Regiones que corto-circuitan las regiones anódicas para acelerar el apagado pero generan un bajo voltaje de ruptura inverso.
- La característica v-i en polarización directa es similar a la del SCR pero no así la de polarización inversa.
- La ganancia de corriente al encendido es alta, del orden de 200 y la de apagado es baja del orden de 5 a 10.

Fig. 2.27 Tiristor de apagado por compuerta(GTO).

2.5.2 MODELAMIENTO DEL GTO 9



a) Corrientes al encender



b) Corrientes al apagar

Fig. 2.28 Modelamiento del GTO.

Al aplicarle un pulso de corriente a la compuerta $v_{GK} > 0$, los dos transistores se saturan y el comportamiento es el del SCR (ec. 2.06).

Para bloquearlo se debe sacar de saturación a los dos transistores aplicando una corriente de compuerta negativa $i_G < 0$

$$I_{B2} = \alpha_1 I_A - I_G$$

$$I_{C2} = -I_{B1} (1 - \alpha_1) I_A$$

$$T_2 \text{ No saturado} \rightarrow I_{B2} < I_{C2} / \beta_2$$

$$\beta_2 = \alpha_2 / (1 - \alpha_2)$$

Sustituyendo

$$I_{B2} < \frac{I_{C2} (1 - \alpha_2)}{\alpha_2} = \frac{(1 - \alpha_1)(1 - \alpha_2)}{\alpha_2} I_A$$

$$\alpha_1 I_A - I_G < \frac{(1 - \alpha_1)(1 - \alpha_2) I_A}{\alpha_2}$$

$$I_G > \frac{I_A}{\alpha_2} (\alpha_1 + \alpha_2 - 1)$$

$$I_G > \frac{I_A}{\beta_{off}}$$

$$\beta_{off} = \frac{\alpha_2}{\alpha_1 + \alpha_2 - 1} \quad (2.32)$$

2.5.3 ENCENDIDO Y APAGADO DEL GTO 15

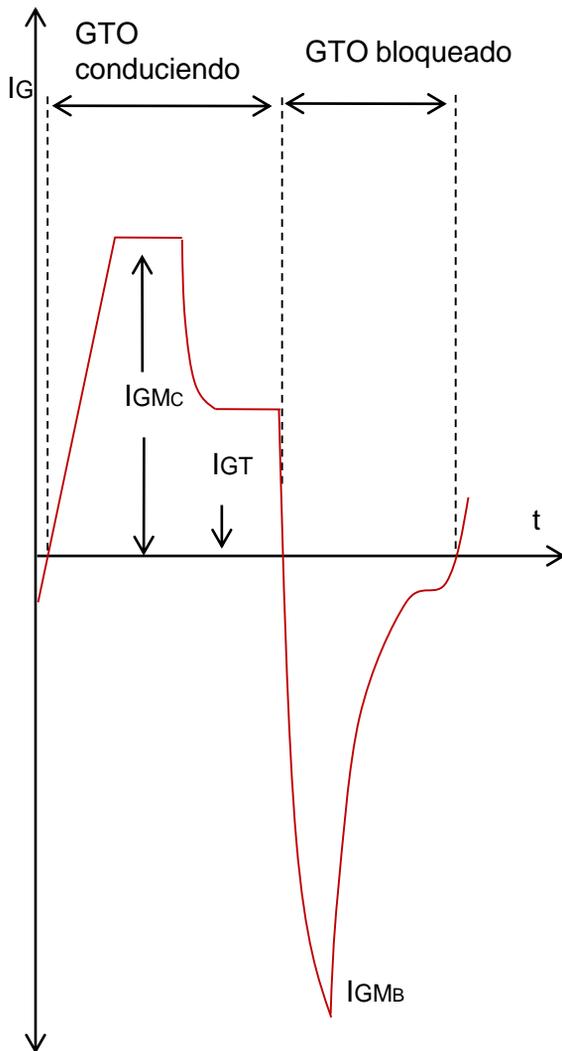


Fig. 2.29 Forma de onda de la corriente de la compuerta del GTO.(15)

Para entrar en conducción se necesita un alta variación temporal de la corriente de compuerta, hasta alcanzar el valor I_{GM} necesario para poner en conducción todo el cristal. Si sólo entra en conducción una parte, y circula toda la corriente el GTO se puede dañar.

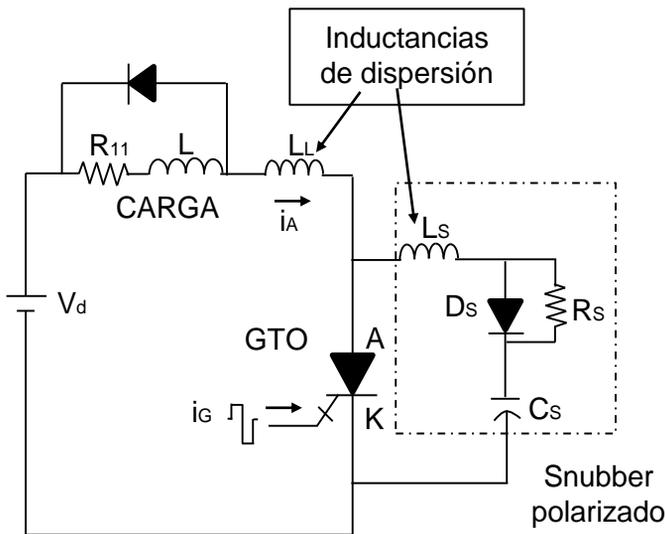
Una vez se establece la conducción, baja la corriente a la requerida (I_{GT}) para que el GTO siga conduciendo.

La aplicación de una corriente negativa del orden de 0,1 a 0,2 I_{GM} bloquea al GTO, pero debe mantenerse un voltaje negativo para evitar la conducción esporádica del GTO.

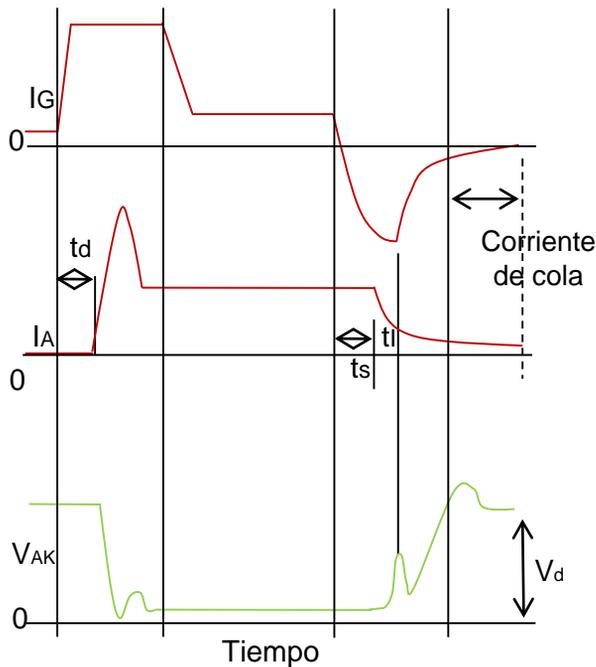
Para el proceso de encendido y bloqueo se requieren circuitos (snubber) de protección para la conmutación.

El circuito de control al apagado requiere de capacidades significativas de corriente

2.5.4 CIRCUITOS DE PROTECCIÓN EN LA CONMUTACIÓN SNUBBER 8



a) Circuito.



b) Corrientes y voltajes al apagado.

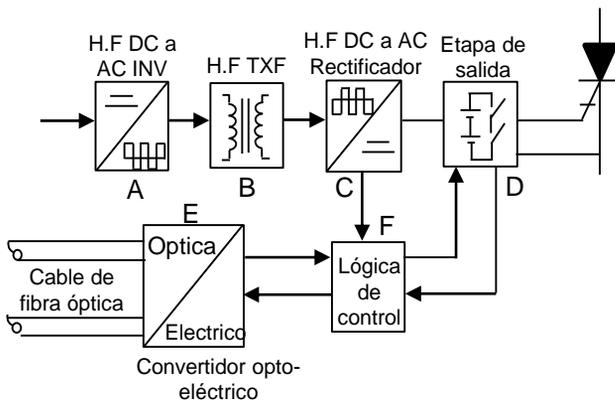
El circuito de protección al encendido (snubber de corriente) realiza una función amortiguadora, al limitar la variación temporal de la corriente anódica y evitando que la alcance valores muy altos debido a la recuperación inversa del diodo de rueda libre de la carga, lo que destruiría al GTO.

El circuito de protección al apagado (snubber de voltaje) limita la variación temporal del voltaje ánodo-cátodo evitando un encendido indeseado del GTO.

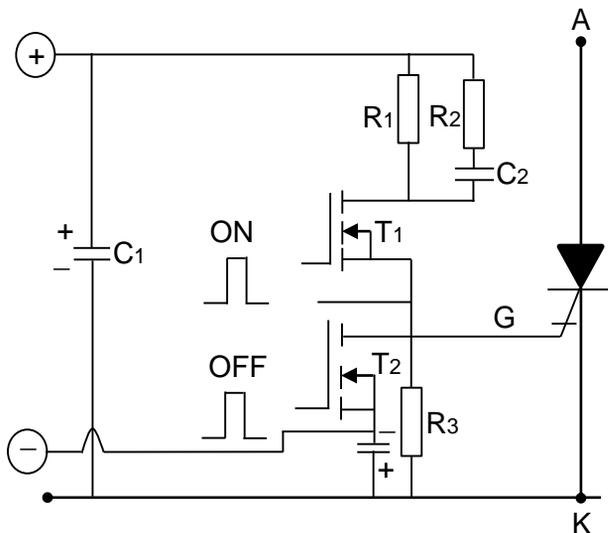
Las formas de onda de la corriente de ánodo y del voltaje ánodo-cátodo del GTO se muestra en la fig. 2.30 c)

Fig. 2.30 Conmutación del GTO.

2.5.5 CIRCUITO DE DISPARO DEL GTO 9



a) Diagrama de bloques



b) Circuito de la etapa de salida

Fig. 2.31 Circuito de disparo del GTO

El circuito de disparo de un GTO tiene los siguientes objetivos :

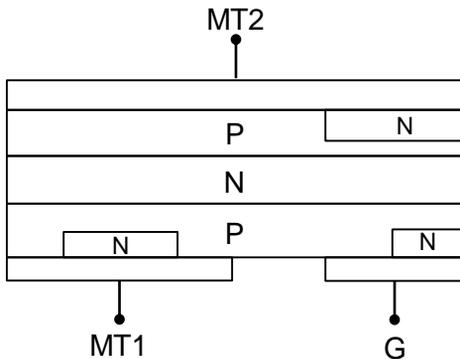
- 1) Encender al GTO por medio de un pulso de corriente .de valor alto
- 2) Mantenerlo en conducción hasta que la alcance su valor nominal
- 3) Apagar el GTO con un pulso muy grande de corriente negativa .
- 4) Reforzar el estado de bloqueo del GTO con un voltaje negativo en la compuerta.

La fig. 2.31a) muestra el diagrama de bloques del circuito de disparo de un GTO de alto voltaje.

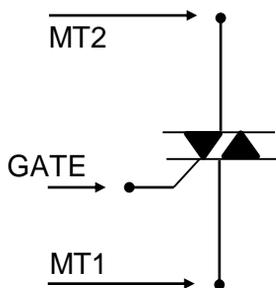
La fig. 2.31b) muestra el circuito de la etapa de salida del circuito de disparo. La rama R_2C_2 genera el pico del pulso positivo y R_3C_3 el pico del pulso negativo. T_2 se conforma por muchos transistores en paralelo y no se coloca un resistor en serie, debido a la alta corriente de apagado. R_3 debe ser baja para obtener un voltaje de bloqueo directo mínimo

2.6 TRIAC

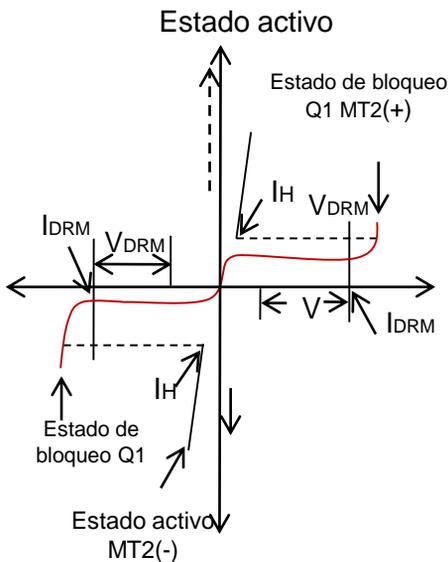
2.6.1 CARACTERÍSTICAS CONSTRUCTIVAS Y OPERATIVAS 7



a) Estructura básica(7)



b) Símbolo



c) Característica v-i(7)

Fig. 2.32 El triac .

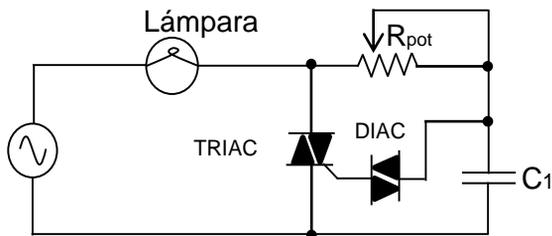
El triac es un dispositivo semiconductor de cinco capas y tres terminales: MT1, MT2, G (compuerta). Se conforma por dos SCR complementarios: entre MT1 y MT2 hay un PNP(SCR1) en paralelo con un PNP(SCR2). La región entre MT1 y G consiste de dos diodos complementarios, por lo que permite el disparo con una señal positiva o negativa en la compuerta.

El triac es un dispositivo bidireccional de corriente. Una señal aplicada entre G y MT1 positiva o negativa, polariza en directo cualquiera de los dos diodos complementarios, ubicados entre G y MT1, generando la retroalimentación positiva de uno de los dos SCR complementarios, y haciendo fluir la corriente entre MT2 Y MT1, independientemente de la polaridad de MT1 .

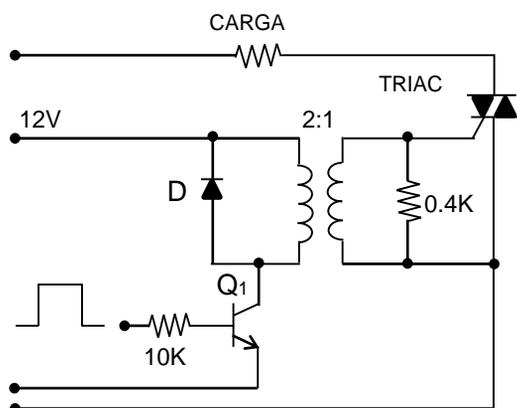
Se utiliza MT1 como referencia para voltajes y corrientes. La característica v-i (fig.2.32 c) muestra los 4 posibles cuadrantes de operación. Los más sensibles son Q1: MT2(+), G(+) y Q3: MT2(-), G(-).

La operación confiable se reduce a 60hz, debido al corto tiempo para recuperarse y revertir el estado de bloqueo, debido a la conducción bidireccional de corriente.

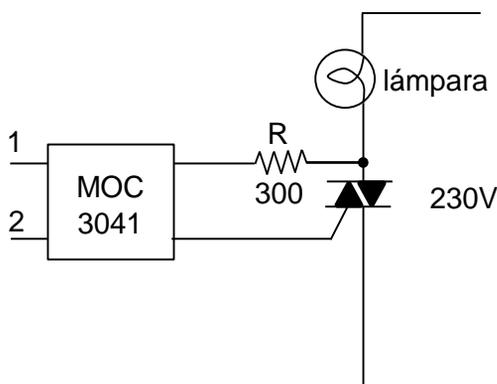
2.6.2 CIRCUITOS DE DISPARO DEL TRIAC 12



a) Con red RC y diac



b) Con transformador de pulsos



c) Con opto-acoplador

Fig. 2.33 Circuitos de disparo del triac

El circuito básico de disparo del triac (fig. 2.33a) utiliza una red RC, para atrasar el instante en el cual el voltaje en el capacitor alcanza el voltaje de ruptura del diac.

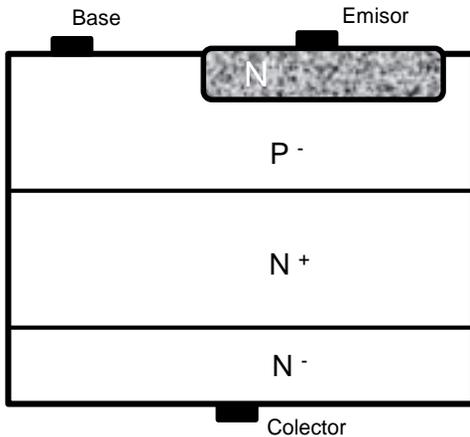
Es recomendable adicionar un resistor después del diac, para limitar la corriente de compuerta. Este circuito de disparo es manual y no alcanza a cubrir toda la gama del ángulo de disparo. ($0 \leq \alpha \leq 180^\circ$) (¿Por qué?)

El circuito de la fig. 2.33b) acondiciona en corriente y voltaje con un transformador de pulsos, el pulso proveniente del circuito de control. El ángulo de disparo ideal de este circuito cubre toda la gama disponible.

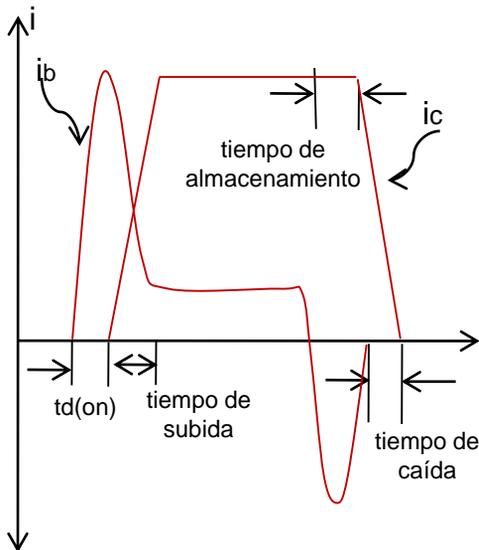
El circuito de la fig. 2.33c) utiliza un opto-acoplador, de la serie MOC fabricados por MOTOROLA, para aislar el circuito de control del circuito de potencia. El pulso proveniente del circuito de control se aplica a los terminales 1 y 2, para activar el opto-acoplador y cerrar el circuito de la compuerta del triac. La resistencia del circuito de compuerta ($R=300\Omega$), limita la corriente impulsiva al valor máximo permitido por el opto-acoplador y la compuerta del triac

2.7 TRANSISTOR BIPOLAR DE UNIÓN(BJT)

2.7.1 CARACTERÍSTICAS CONSTRUCTIVAS Y OPERATIVAS 2



a) Estructura básica



b) Corrientes de base y colector

Fig. 2.34 El BJT.

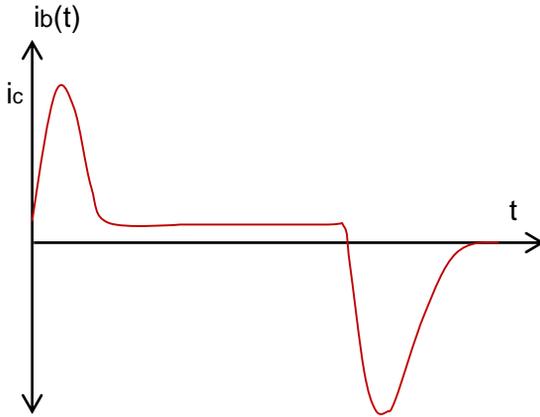
El BJT ha sido desplazado en bajos voltajes por el MOSFET, y en voltajes altos por el IGBT, por problemas como el de la segunda ruptura, el tiempo de recuperación inversa y la baja ganancia de control, sin embargo se estudia, para comprender el IGBT.

Los BJT utilizados eran del tipo NPN, debido a la mayor densidad de corriente permitida. La operación como interruptor está modulada por el valor y la rapidez de crecimiento de la corriente de base (fig.2.34b). El encendido rápido se realiza inyectando una corriente alta ($i_B = i_C$) hasta que fluya la corriente de colector, y después se reduce a $i_B = i_C / \beta_f$. Si β_f (ganancia forzada) es baja, también lo será V_{CE} y el transistor está profundamente saturado. El tiempo de recuperación inicial directo está asociado, al tiempo de demora al encendido $t_d(on)$. El fenómeno de recuperación inversa origina un tiempo de demora al apagado ($t_d(off)$). El tiempo de almacenamiento es el requerido para remover la carga interna.

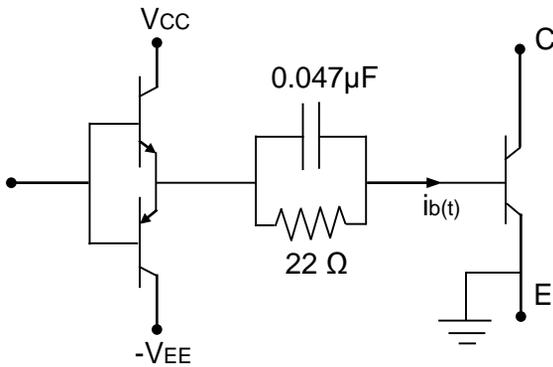
La falla de segunda ruptura ocurre por condiciones térmicas, cuando el transistor opera a altas corrientes y voltajes.

2.7 TRANSISTOR BIPOLAR DE UNIÓN(BJT)

2.7.2 CARACTERÍSTICAS DE ENCENDIDO 2



a) Forma de onda de i_b .



b) Circuito de disparo emisor-seguidor(2)

Fig. 2.35 Encendido y apagado del BJT

El BJT es un dispositivo controlado por corriente. El circuito de disparo (base driver) de un BJT debe suministrar una corriente suficiente, para mantener el transistor conduciendo en condición de saturación ($i_B > i_C / \beta_f$). La ganancia típica de un BJT está en el orden de 5 a 10. Para mejorar la ganancia se utiliza la configuración Darlington

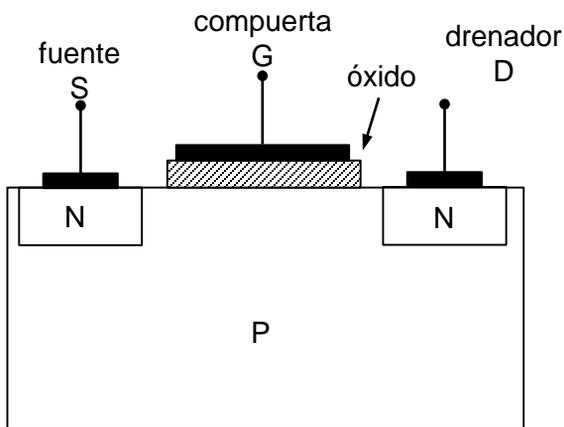
Además de suministrar permanentemente la corriente de conducción, el driver debe generar inicialmente un pulso de sobre-corriente, con valor pico de i_C , para acelerar el proceso de encendido (fig. 2.35a).

Para apagar el transistor rápidamente, se debe aplicar a la base un pulso de corriente negativa, para remover la carga almacenada y reducir el tiempo de almacenamiento.

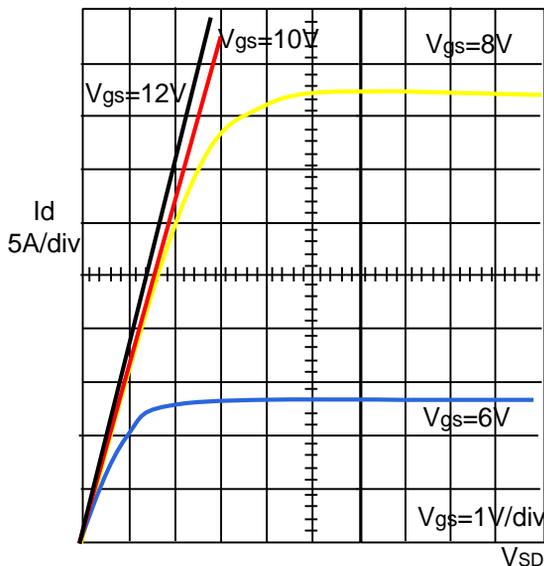
El circuito de la fig. 2.35b) cumple con los requerimientos de la forma de onda de i_b . El capacitor permite el pico del pulso positivo de corriente para el encendido, y el negativo para el apagado

2.8 TRANSISTOR DE EFECTO DE CAMPO

2.8.1 CARACTERÍSTICAS CONSTRUCTIVAS Y OPERATIVAS 2



a) Estructura básica



b) Característica directa

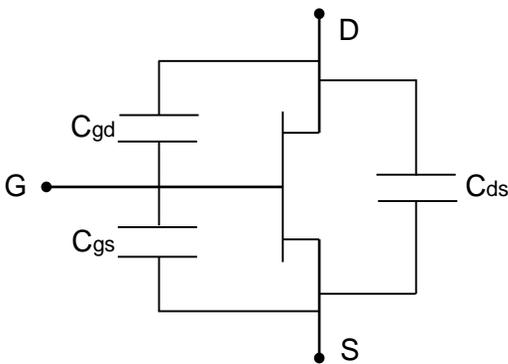
Fig. 2.36 El MOSFET canal N

La fig. 2.36a) muestra una sección lateral simplificada, de un MOSFET canal N. El sustrato es tipo P de bajo dopaje, y los terminales S (fuente) y D (drenador) tienen alto dopaje. Si se aplica un voltaje positivo entre G (compuerta) y S, el campo eléctrico convierte al sustrato P gradualmente en un material N, dependiendo de la magnitud del voltaje aplicado. Para un valor umbral (V_{th}), el efecto de inversión se extiende a la región adyacente a la compuerta, formando un canal N entre S y D, lo que permite el flujo de corriente. El MOSFET es un dispositivo (interruptor) controlado por voltaje.

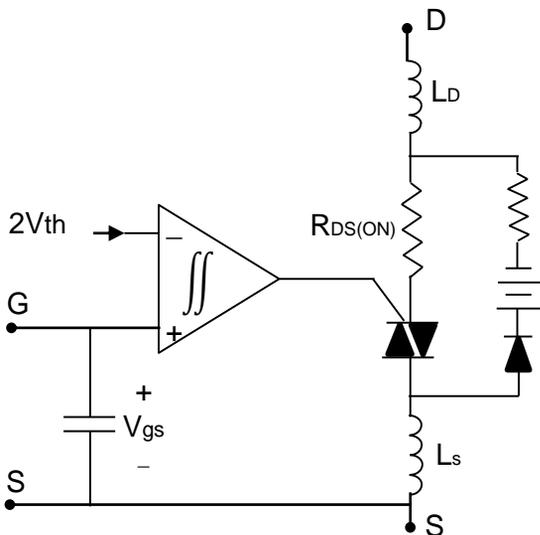
Este dispositivo se puede considerar como un resistor controlado por voltaje, dado que V_{GS} modifica la resistencia entre S y D (R_{DS}). La caída de voltaje entre D y S, genera un efecto que se opone al efecto de V_{GS} , y la corriente alcanza un valor de saturación. La mayoría de MOSFET requieren de un V_{GS} entre 8 y 12 V, para conducir con baja resistencia.

2.8 TRANSISTOR DE EFECTO DE CAMPO

2.8.2 MODELAMIENTO 2



a) Capacitancias asociadas



b) Modelo circuital

La capacitancia de un MOSFET tiene 3 componentes: C_{gs} , C_{gd} , C_{ds} . (fig. 2.37a).

La compuerta debe cargar a $C_{gd}+C_{gs}=C_{iss}$. C_{gd} puede producir corrientes importantes por la oscilación rápida de v_d entre un voltaje alto y bajo. C_{gs} presenta valores del orden de 2000pF.

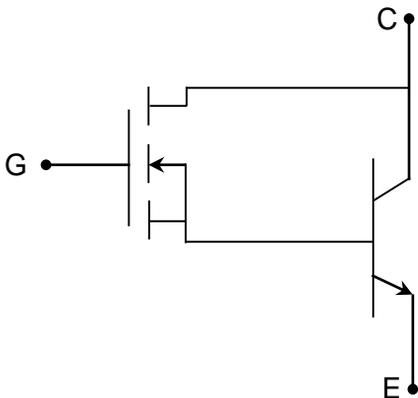
Las conexiones y el empaque tamien to de los dispositivos de potencia, introducen inductancias en el modelo. En la fig. 2.36a) se observa que en paralelo con el canal N hay una región NPN. Esta región conforma un transistor bipolar parásito, en paralelo con el FET. Para evitar un encendido indeseado de este transistor, se cortocircuita internamente el sustrato con el drenador, y el transistor se convierte en un diodo en antiparalelo con el FET (reverse body diode). Este diodo determina el voltaje de bloqueo del MOSFET. Por ser el MOSFET un dispositivo unipolar, no presenta el fenómeno de recuperación inversa.

La fig. 2.37b) muestra el modelo circuital para régimen permanente y transitorio, con un voltaje de encendido de $2V_{th}$.

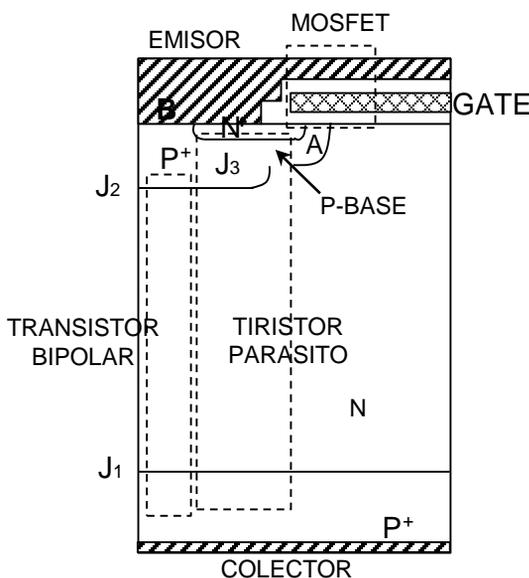
Fig. 2.37 Modelo del MOSFET

2.9 TRANSISTOR BIPOLAR DE COMPUERTA

2.9.1 CARACTERÍSTICAS CONSTRUCTIVAS Y OPERATIVAS ²



a)Darlington FET-BJT



b)Corte seccional(2)

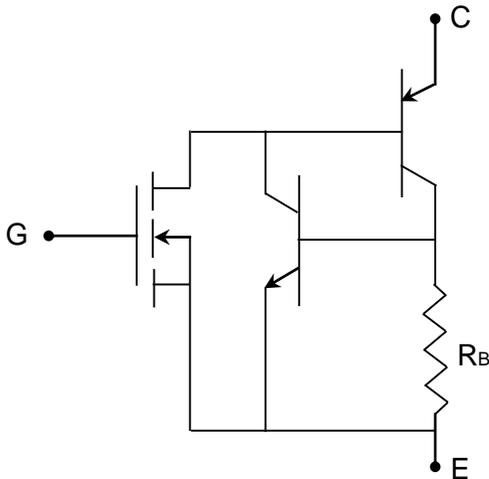
Fig. 2.39 IGBT

El MOSFET utiliza sólo una fracción del material como canal conductor, y por ello para igual condición nominal, la densidad de corriente del MOSFET es la quinta parte del BJT. Esto hace al MOSFET mas costoso, cuando se requieren voltajes nominales altos y bajas caídas de voltaje. Una alternativa a este problema es la conexión Darlington FET-BJT(fig. 2.39a). Esta solución tiene como inconveniente su baja velocidad de conmutación al apagado(no se puede aplicar una polarización negativa), y el requerir una unión adicional para la estructura NPN del BJT y la NPN del MOSFET. El IGBT se basa en la configuración Darlington mejorando la integración para minimizar los inconvenientes mencionados(fig. 2.39b).

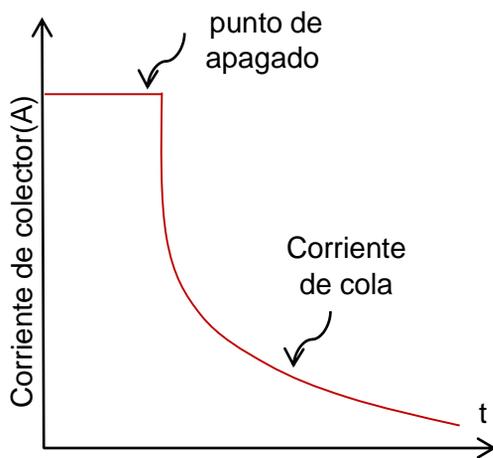
Si se aplica un campo eléctrico entre G y E, se genera un canal de baja corriente en la región P superior, que provee una corriente de base en la región N interna que activa el BJT(PNP), el cual conduce la corriente. El IGBT presenta una región PNPN(tiristor) que puede producir una acción de cerrojo, si fluye una corriente de compuerta al tiristor, lo cual se evita mediante dopaje o estructuras extras.

2.9 TRANSISTOR BIPOLAR DE COMPUERTA AISLADA

2.9.2 MODELAMIENTO 2



a) Modelo del IGBT



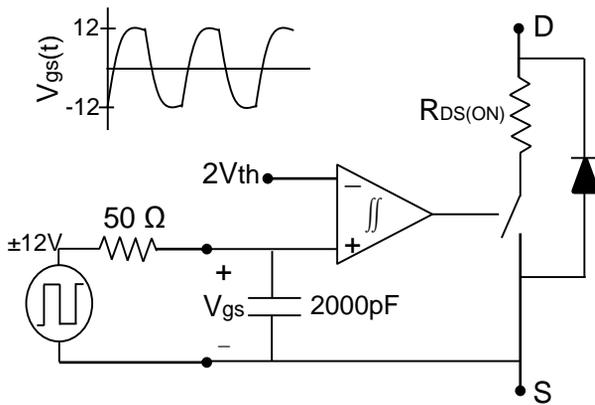
b) Corriente de apagado del IGBT

Fig. 2.40 El IGBT

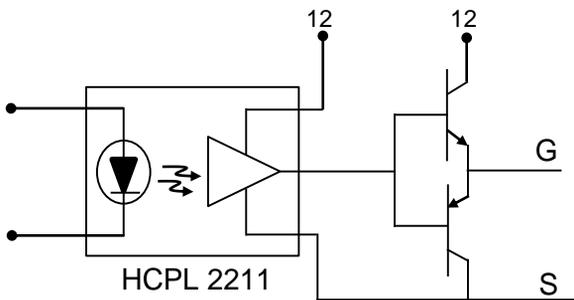
Para los IGBT que se utilizan en inversores, los fabricantes incorporan un diodo en antiparalelo. El modelo del IGBT se muestra en la fig. 2.40a) .El comportamiento dinámico del IGBT es similar al del BJT .El proceso de apagado del IGBT es más lento que el del MOSFET. Una fracción importante de la corriente del IGBT se conduce por el canal del MOSFET, ya que la ganancia efectiva del BJT es baja. Para apagar el IGBT V_{GE} debe llevarse a 0. Una vez que se descarga C_{GS} , el canal desaparece. Sin embargo el flujo de corriente en el transistor desaparece mas lentamente, debido a que los portadores de la base desaparecen por acción de la recombinación. Esto genera un perfil de corriente denominado cola de corriente (tail current) que se aprecia en la fig. 2.40 b)

Valores típicos de t_{off} de $20\mu s$ son adecuados en inversores de baja frecuencia, pero no para aplicaciones PWM. Es posible reducir el t_{off} a $500ns$, pero se incrementa la caída de voltaje

2.10 CIRCUITO DE DISPARO DE FETS E IIGBTS



a) Modelo circuital de la activación de un mosfet



b) Optoacoplador y emisor seguidor para la activación

Fig. 2.38 Disparo del MOSFET

El circuito de disparo (driver) debe proveer los siguientes requerimientos :

a) Voltaje de encendido del mosfet ($V_{gs} > 2V_{th}$).

b) Los requerimientos de corriente originados por la capacitancia C_{iss} .

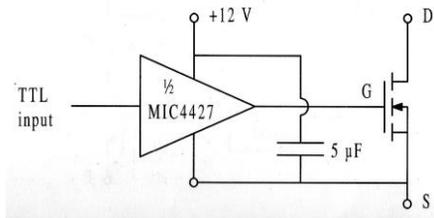
c) En ocasiones cuando el circuito del convertidor lo determine, se debe considerar la necesidad de aislamiento de los terminales del MOSFET.

La figura 2.38 a) muestra la configuración del circuito de disparo. Una fuente que representa la señal proveniente del circuito de control ,que debe proveer la carga de la capacitancia de entrada del MOSFET, y un voltaje superior a $2V_{th}$

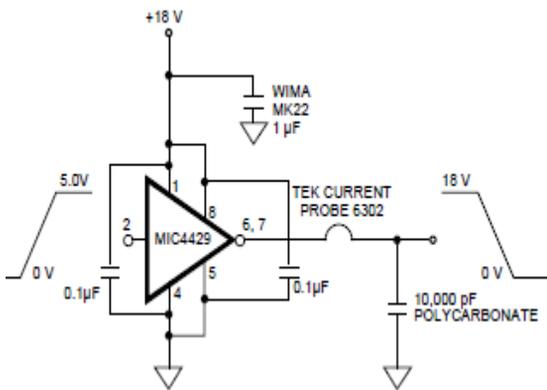
,El proceso de carga del capacitor, establece el límite de la frecuencia de conmutación.

Actualmente los fabricantes de circuitos integrados ofrecen una amplia gama de drivers para MOSFET e IGBT. La fig. 2.38b) muestra la utilización del C .I. HCPL 2211 para disparar un MOSFET o un IGBT.

2..10.1 CIRCUITO DE DISPARO DE FETS ¹³



a) Driver para la activación del mosfet



b) Diagrama funcional del MIC 4429

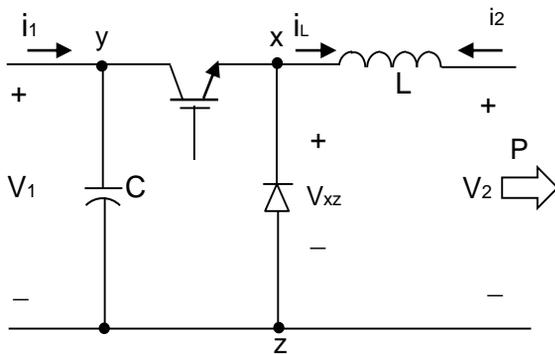
Fig. 2.41 Activación de FET con circuitos integrados

Se puede activar un MOSFET/IGBT con componentes discretos o utilizando drivers de C.I. La utilización de driver de C.I. de compuerta CMOS requieren de un capacitor de bypass importante, para que los impulsos de corriente que demanda la capacitancia del transistor, no los suministre la fuente, sino este capacitor que actúa como bomba, para el capacitor de compuerta del transistor.

El driver MIC 4420 es un driver inversor, y el 4429 es no inversor, que sustituye a tres componentes discretos lo que simplifica los diseños. Los pines duplicados (6,7) para la salida y (4,5) para la tierra deben conectarse entre sí, para reducir las inductancias parásitas. Se utilizan en la fuente capacitores en paralelo, dos de disco cerámicos de $0,1\mu F$ y uno de $1\mu F$ de película de bajo ESR, para reducir la impedancia de la fuente. La serie de C.I. MIC 4420 se pueden activar mediante cualquier C.I. de control PWM, que se utilizan en las fuentes conmutadas, como el SG3526, o el TL494.

2.10.2 CIRCUITO DE DISPARO DE FETS CON LADO DE ALTA

En la figura 2.42, se muestra el circuito de un convertidor reductor CD/CD, que ilustra el problema de los transistores, que no tiene un terminal a tierra, o al lado negativo de la fuente, conocido como transistor con lado de alta.



tIGBT con lado de alta

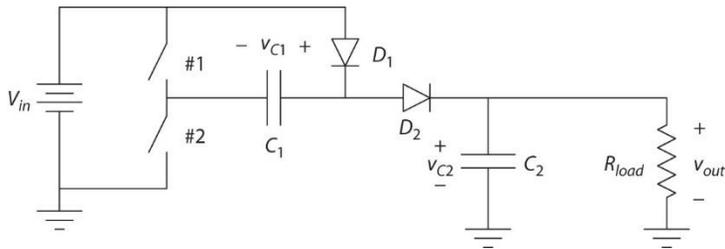
Para mantener cerrado el transistor, se le debe aplicar a la compuerta un voltaje superior al de la fuente en 10V, el cual no se dispone en el circuito. Además cuando el transistor está abierto, el voltaje del emisor es el voltaje del negativo de la fuente de potencia, pero cuando el transistor está cerrado, el voltaje del emisor es el voltaje positivo de la fuente de potencia. Por esta razón, el voltaje entre compuerta y cátodo en el transistor, en un momento dado, sobrepasa, el valor nominal que puede soportar el transistor

Las soluciones más utilizadas para este problema son:

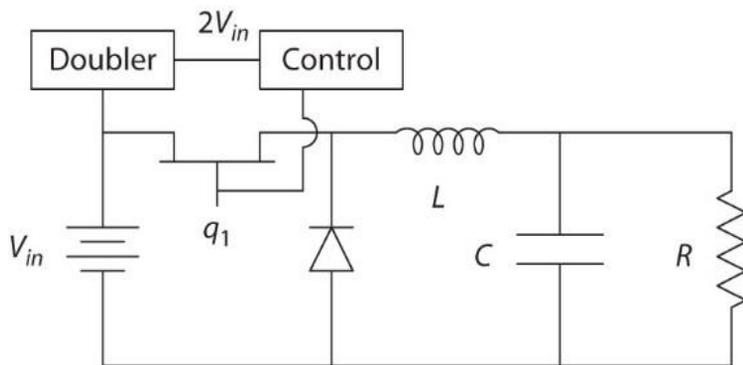
Fig.2.42 Convertidor CD/CD reductor

- Circuito de activación aislado.
- Circuito de activación mediante bombeo de carga

ACTIVACIÓN DE UN FET CON LADO DE ALTA POR BOMBEO DE CARGA BOMBEO DE CARGA

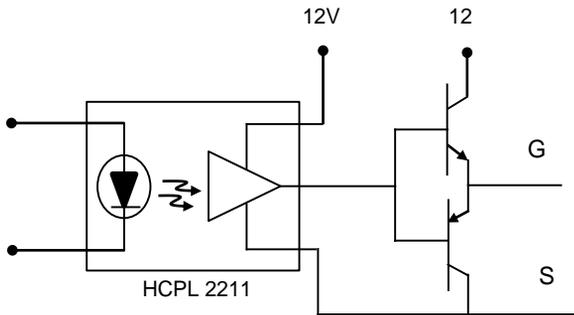


Circuito para doblar el voltaje

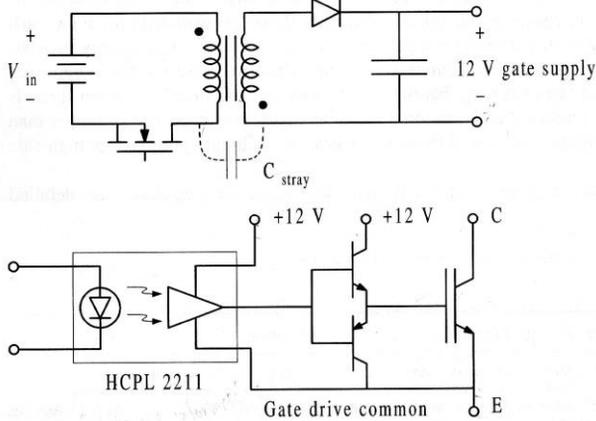


Activación de un FET con lado de alta, por bombeo de carga

2.10..3 CIRCUITO DE ACTIVACIÓN AISLADA



a) Optoacoplador digital para aislar la señal de control del sistema de potencia



b) Activación de FET, con optoacoplador aislado

Fig.2.43 Circuito de activación aislado

El diseño de la activación aislada debe resolver dos aspectos: la transferencia de la información para la conmutación del transistor y el suministro del voltage, para activar el driver del transistor con baja resistencia (mínimo dos veces el voltaje umbral)

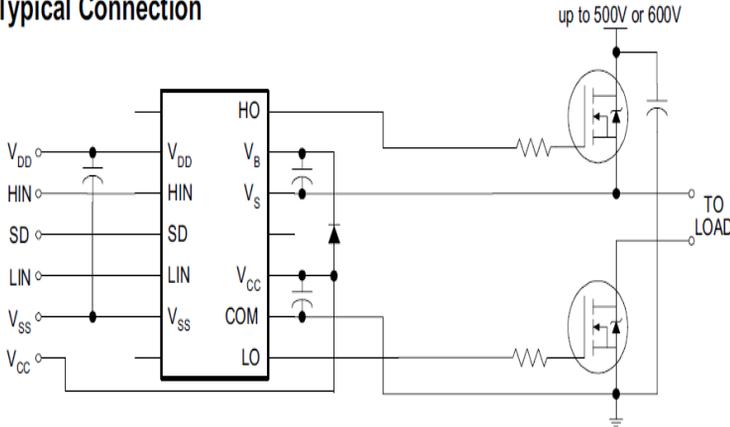
Dos de las aproximaciones a la solución de este problema son: a) El uso de un optoacoplador digital, Como el HCPL 221, (figura 2.43a) para transferir la información de la conmutación

b) La utilización de una fuente aislada, para el suministro del voltaje al driver, por ejemplo el convertidor fly-back,

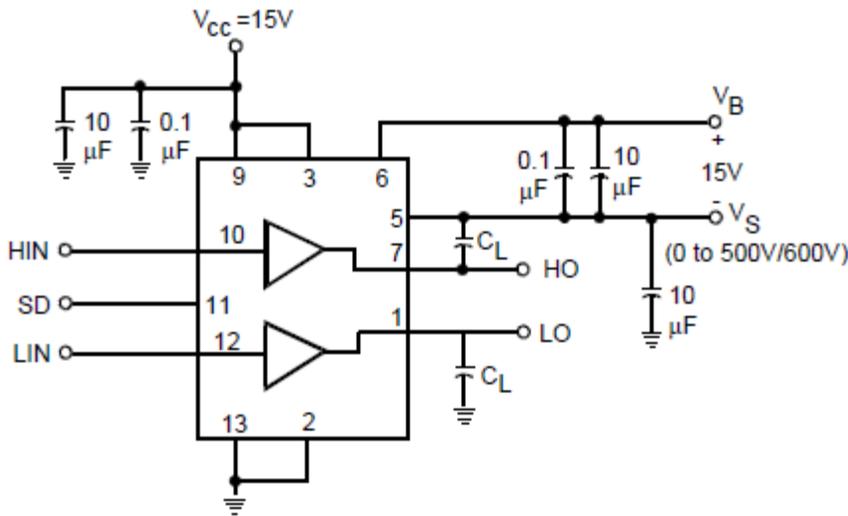
Esta fuente presenta el problema de la capacitancia parásita, entre devanados del transformador, que puede generar problemas con altas frecuencias de conmutación. Esta solución se muestra en la figura 2.43b), y tiene un buen desempeño, pero es complicada.

2.10..4 CIRCUITO DE DISPARO POR BOMBEO DE CARGA

Typical Connection



a) Conexiones típicas



b) Diagrama funcional

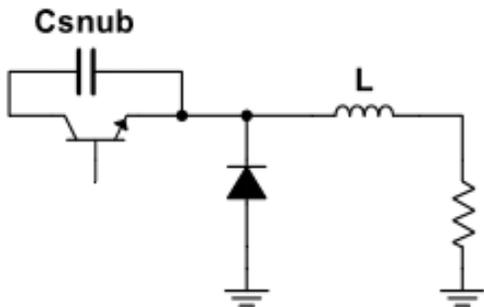
Fig.2.44 Circuito IR2210 de activación por bombeo de carga

Otra de las soluciones utilizadas se denomina acoplamiento de carga, que utiliza para la transferencia de información de la conmutación, un circuito de cambio de nivel y para el suministro del voltaje, un capacitor que actúa como bomba.

Esta solución la incorporan circuitos integrados driver, como el IR2110, que se utiliza en las estructuras tipo H de transistores o IGBT, que se utilizan en los inversores monofásicos, tal como se muestra en la figura 2.44.

Estos drivers tienen dos salidas, una para el transistor con el lado de alta (Ho), y otra para el transistor con un terminal al potencial de tierra,(Lo) o al potencial negativo de la fuente

2.11.1 CIRCUITOS SNUBBER INTRODUCCIÓN



a) Circuito snubber capacitivo, para carga inductiva

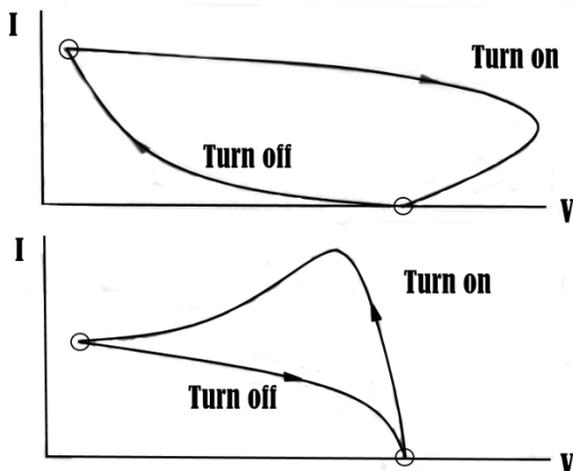
Las pérdidas de conmutación en los dispositivos semiconductores son un factor importante en el diseño de los convertidores. Estas pérdidas dependen de la trayectoria de conmutación, esto es la evolución de la corriente y el voltaje en el interruptor durante la conmutación

Para minimizar las pérdidas se diseñan (snubber) para modificar la trayectoria de conmutación.

Los circuitos snubber **impiden cambios rápidos en el voltaje y la corriente del interruptor**, haciendo que estas variables cambien de una manera casi lineal.

En la figura 2.45 a), el capacitor impide que el voltaje del interruptor cambie muy rápidamente, cuando el interruptor abre un circuito con carga resistiva-inductiva.

La figura superior de la fig. 2.45b) muestra las trayectorias de corriente y voltaje durante la conmutación, al cerrar y abrir el circuito, sin circuito snubber, y en la inferior con un capacitor de valor significativo



b) Comparación de las trayectorias de conmutación, sin capacitor y con un capacitor de valor significativo

Fig.2.45.Circuito snubber

2.11.2 CIRCUITO SNUBBER PARA EL APAGADO CON PÉRDIDAS

La sobrecorriente que ocurre cuando el interruptor cierra, se puede evitar haciendo el snubber direccional (figura 2.46a). El resistor se adiciona para hacer gradual la descarga del capacitor, y que su energía no se disipe en el semiconductor. Si el capacitor se selecciona adecuadamente, las pérdidas en este circuito serán menores, que sin snubber.

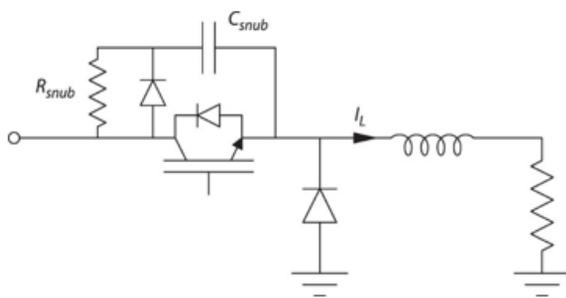


Fig.2.46 Circuito snubber con pérdidas

El capacitor debe ser suficientemente grande, para evitar el sobrevoltaje durante la extinción de la corriente, y la constante de tiempo RC debe permitir la disipación de toda la energía almacenada, durante el tiempo de apertura del interruptor (t_r). Se asume que la corriente desaparece de un modo lineal, y que el inductor externo mantiene constante la corriente total.

$$i_{sw} = I_L \left(1 - \frac{t}{t_f}\right) \quad i_c = I_L \frac{t}{t_f} \quad (2..33)$$

La energía disipada en el interruptor durante la conmutación (W_{sw}), será:

$$W_{sw} = \int_0^{t_f} v_c i_{sw} dt$$

$$W_{sw} = \frac{I_L^2 t_f^2}{24C} \quad (2.34)$$

2.11.2 CIRCUITO SNUBBER PARA EL APAGADO CON PÉRDIDAS

Además de esta energía, en el resistor se disipa $\frac{CV_{off}^2}{2}$

La potencia perdida sin snubber (P) en un circuito inductivo es:

$$P = VI_L t_f f_{sw} / 2 \quad (2.35)$$

La pérdida de potencia con snubber (P') es:

$$P' = \left(\frac{I_L^2 t_f^2}{24C} + \frac{CV^2}{2} \right) f_{sw} : \quad (2.36)$$

$$\text{Si} \quad \frac{I_L^2 t_f^2}{12C} + \frac{CV^2}{1} < I_L V t_f \quad (2.37)$$

La figura 2.47 muestra el efecto del tamaño del capacitor, sobre las pérdidas. Entonces, si se cumple la ecuación 2.37, la pérdida de potencia con snubber, es menor, que sin snubber

La derivación parcial del lado izquierdo de la ecuación 2.37, permite obtener el capacitor óptimo, como:

$$C_{opt} = \frac{I_L t_f}{\sqrt{12V}} \quad (2.38)$$

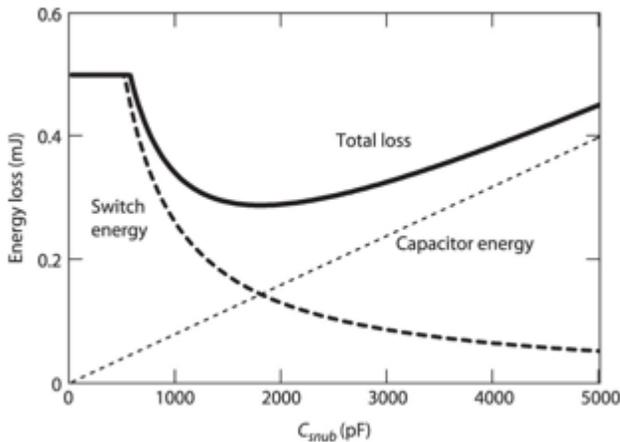


Fig.2.47. Pérdidas de potencia, en función del valor del capacitor

2.11.2 CIRCUITO SNUBBER PARA EL APAGADO CON PÉRDIDAS

El valor de C_{opt} es aproximado, ya que en su deducción se assume lineal la variación de la corriente. La figura 2.48 muestra la trayectoria de conmutación, cuando el valor del capacitor es cercano al óptimo.

El resistor deberá disipar la energía almacenada, durante el intervalo de encendido del interruptor, y el capacitor debe estar listo a cumplir su función para el próximo apagado.

Si la constante de tiempo es menor que la mitad del intervalo, de encendido más del 98% de la energía del capacitor, se disipará antes del próximo apagado

$$RC < \frac{DT}{2}$$

La potencia requerida por el resistor, la determina el producto de la energía descargada por la frecuencia de conmutación

:

$$P_R = \frac{CV^2 f_{sw}}{2} \quad (2.39)$$

Turn-off trayectoria for optimum C

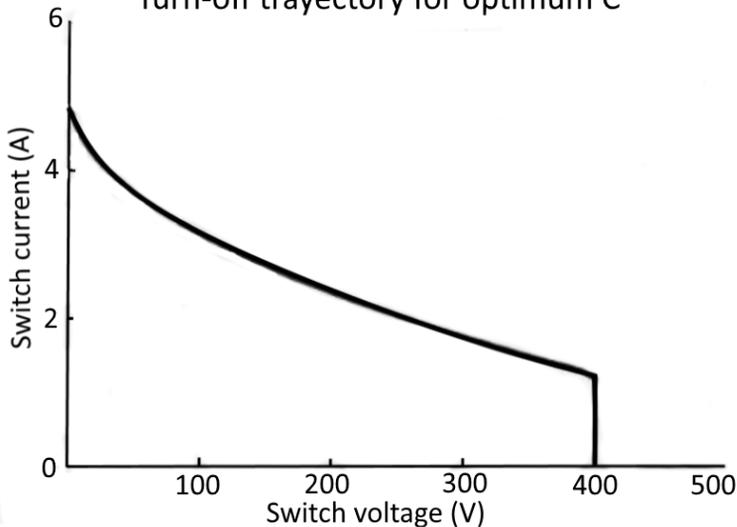


Fig.2.48. Trayectoria de conmutación con el valor óptimo del capacitor

2.11.3 CIRCUITO SNUBBER PARA EL ENCENDIDO

El snubber para el apagado :

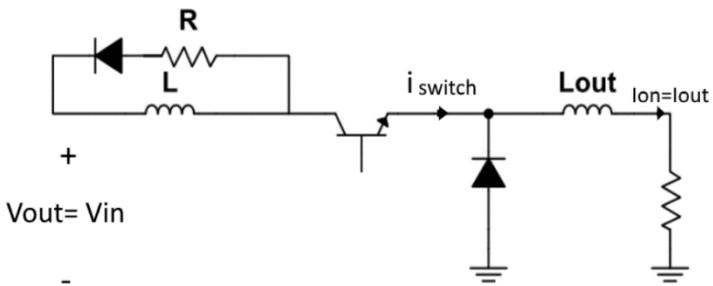


Fig.2.49 Circuito snubber con pérdidas para el encendido

BIBLIOGRAFÍA

- 1) Kassakian J. G; Schlecht M. F ; Verghese G.C. PRINCIPLES OF POWER ELECTRONICS. 1991. Editorial Addison Wesley
- 2) P T. Krein. ELEMENTS OF POWER ELECTRONICS. 1998. Editorial Oxford University Press
- 3) W.Shepherd,L.N.Hulley,D.T.W.Liang .POWER ELECTRONICS AND MOTOR CONTROL. 1995. Cambridge University Press
- 4) R.G. Hoft(editor) SCR APPLICATIONS HANDBOOK. 1974. International Rectifier
- 5) Grafhan D.R.; Hey J.C.(editores) SCR MANUAL. FIFTH EDITION. 1972. General Electric
- 6) Motorola, THYRISTOR DEVICE DATA. 1995
- 7) Motorola. RECTIFIER APPLICATIONS HANDBOOK. Third edition 1993
- 8) Rashid M.H.(editor) POWER ELECTRONIC HANDBOOK. 1993.www.rapidshare.com/filea/97921259. Consulta a Internet septiembre 24 2008
- 9) INDIAN INSTITUTE OF TECHNOLOGY POWER ELECTRONIC. pdf.www.onlinefreebooks.net. Consulta a Internet Julio 13 2008
- 10) Williams B. POWER ELECTRONICS DEVICES DRIVERS,APPLICATIONS AND PASSIVE COMPONENTS.1992. Editorial Mc. Graw-Hill.

11)Skvarenina T.L.(editor)THE POWER ELECTRONICS HANBOOK.
CRC press 2002

12)Phillips Semiconductors. POWER SEMICONDUCTOR
APPLICATIONS.199.2

13)Pathak A.B.MOSFET/IGBT DRIVERS THEORY AND
APPLICATIONS.

Application note IXYS.www.ixys.com

14)Rashid M. H. POWER ELECTRONICS:CIRCUITS,DEVICES,AND
APPLICATIONS. 1993.Editorial Prentice-Hall.

15)Universidad de Sevilla. Electrónica de Potencia.TIRISTORES
APAGADOS POR COMPUERTA.Consulta a Internet Mayo 2009.
http://iecon02.us.es/~leopoldo/Store/tsp_7.pdf

ACTIVIDADES

TEORÍA

- 1) Clasificar a los semiconductores de potencia de acuerdo a) Naturaleza constructiva b) Tipo de control. c) Característica operativa v-i
- 2) ¿Cuáles son las diferencias entre un diodo de potencia y uno de señal?
- 3) Enumerar los parámetros operativos significativos del diodo de potencia.
- 4) Describir el fenómeno de recuperación inversa, e indicar como afecta la operación del diodo.
- 5) ¿Por qué se conectan en paralelo, con los diodos en serie, resistores? ¿Qué características debe tener el resistor? ¿Por qué en la ec. 2.03, la elección óptima es el igual y no el menor?
- 6) ¿Cuáles semiconductores se comportan como interruptores controlados por voltaje? ¿En qué se diferencia el DIAC del SIDAC? ¿Dónde se aplican?
- 7) ¿Qué es un SCR? ¿Cuáles son las condiciones que se deben cumplir para que el SCR conduzca? ¿Cuál es la condición para bloquear al SCR?
- 8) Enumerar los parámetros operativos del SCR.
- 9) Analizar el modelo matemático del SCR, e inferir las situaciones que hacen conducir al SCR.
- 10) Dibujar el modelo circuital del SCR para régimen transitorio, y justificar que un alto dv/dt puede producir una conducción indeseada.
- 12) ¿Cuáles son las características ideales de la corriente de compuerta del SCR? Dibujar la forma de onda que cumpla estas condiciones.
- 13) Definir tiempo de encendido del SCR. ¿Para qué se utiliza este parámetro? ¿Tiene relación el tiempo de apagado con la máxima frecuencia de conmutación del SCR? ¿por qué?
- 14) Definir conmutación natural y forzada del SCR.
- 15) Analizar el circuito de conmutación forzada clase C (fig. 2.12) y especificar la naturaleza y parámetros del capacitor.
- 16) ¿Cómo se determina el valor de la resistencia de compuerta del SCR (fig. 2.13)? ¿Cuáles son los valores máximo y mínimo de esta resistencia? ¿Por qué se conecta un diodo en antiparalelo con la compuerta del SCR?

ACTIVIDADES

TEORÍA

17) Para el circuito de disparo del SCR con transformador de pulsos(fig. 2.11a)se pregunta cual es la función de los siguientes elementos: $D_1, D_z; R_1, R_2, D_2, R_3$.

18)¿Qué es un opto-acoplador?¿Cómo funciona?¿Para qué se utiliza?¿Qué es un opto-acoplador con cruce por voltaje cero?

19)Para el circuito de disparo del triac con opto-acoplador con cruce por cero ,se pregunta:¿Cómo se selecciona R?¿Cual es la función de R_s y C_s ?

20)¿Para qué sirve el circuito snubber de corriente y el de voltaje de un SCR?

21)¿Cómo se modificaría la ec. 2.16 si se tiene en cuenta la capacitancia del SCR(C_{j2}).

22)¿Cómo se define la resistencia negativa de un elemento?.Utilizando la fig. 2.16 a), describa la operación del oscilador de relajación.¿Qué ocurriría si R_1 es mayor que el valor máximo establecido?¿Sí fuese menor?

23)Describir la estructura del UJT y su operación como elemento de resistencia negativa.

24)Para el circuito oscilador de relajación con UJT(fig. 2.22 a), se pide deducir la expresión para la frecuencia de oscilación.

25)Utilizando el circuito de la fig. 2.24 a) describa la operación del oscilador de relajación con PUT.

26)¿Podría funcionar el circuito de la fig.2.26 a)sin el diodo zener?¿Qué inconvenientes tendría?

27)Modificar el circuito de la fig.2.23 a) utilizando opto-acoplador.

28)¿Por qué en los circuitos de las figs. 2.26 a)y 2.27a), R_T y C_T no afectan el período de los pulsos de disparo, pero si afecta el período del oscilador?

29)Proponer un circuito de control con retroalimentación, utilizando un oscilador de relajación, para una carga de naturaleza térmica, que utiliza en el circuito de potencia SCRs o un TRIAC

30)Enumerar las diferencias constructivas entre el SCR y el GTO.

31)Deducir e interpretar la ecuación 2.32

ACTIVIDADES

TEORÍA

- 32) Dibujar y analizar la forma de onda de la corriente de compuerta del GTO.
- 33) Enumerar las funciones del circuito de disparo de un GTO.
- 34) Utilizando la fig. 2.33 a), justificar la característica v-i del TRIAC.
- 35) ¿Por qué si el circuito de disparo se conecta entre MT₂ y G, el TRIAC no se activa?
- 36) Para el circuito de disparo del TRIAC de la fig. 2.33a), se pregunta:
a) ¿Cuál es el valor mínimo de R_{pot}? b) ¿Cuál es el valor máximo del ángulo de disparo?
- 37) ¿Qué hace falta en el circuito de la fig. 2.33b) Para el correcto funcionamiento del circuito?
- 38) En el circuito de la fig. 2.33c), cual es el valor máximo del ángulo de disparo
- 39) Interpretar las formas de onda de corriente de base y colector del BJT(fig.2.31b)
- 40) Analizar el circuito de disparo del BJT(fig.2.36a)
- 41) Describir la naturaleza constructiva y la operación del MOSFET.
- 42) Interpretar el modelo del MOSFET(fig.2.38a).
- 43) ¿Por qué es importante en el circuito de disparo del MOSFET el valor de C_{gs} del MOSFET?
- 44) Describir la naturaleza constructiva y la operación del IGBT.
- 45) Interpretar el modelo del IGBT
- 46) Describir el proceso de encendido de un FET o un IGBT
- 47) Describir y justificar, el proceso de encendido de un FET, con un lado de alta :a) mediante un circuito aislado;b) Circuito de bombeo de carga.
- 48) ¿Qué es un circuito snubber en un transistor de potencia y para qué sirve?
- 49) Explicar la operación de un circuito snubber para el encendido de un transistor de potencia.
- 50) Explicar la operación de un circuito snubber para el apagado de un transistor de potencia